



TÉCNICAS Y ESTRUCTURAS DIGITALES

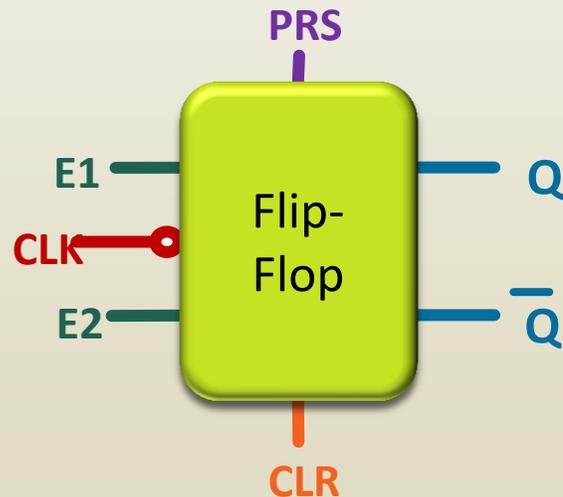
Memorias



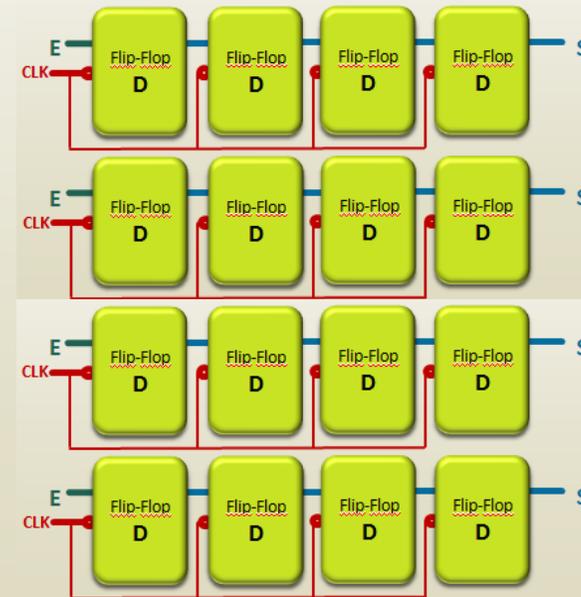
Memoria

► La memoria principal es la **unidad de almacenamiento central** de una computadora. Se utiliza para **almacenar programas y datos** durante la operación de la computadora.

► Flip-Flop: **Unidad básica de información.**



► Muchos Flip-Flop D conectados: **MEMORIA**



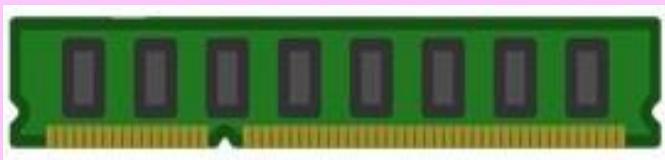
MEMORIAS

- **CONCEPTO**
- TIPOS DE MEMORIA
 - RAM
 - ROM
- CHIP GENERICO DE MEMORIA
- TIPOS DE CELDAS DE MEMORIA
 - DINÁMICAS → DRAM
 - ESTÁTICAS → SRAM
- DISEÑO INTERNO DE LAS MEMORIAS
 - DINÁMICAS → DRAM
 - ESTÁTICAS → SRAM
- CONTRUCCIÓN DE ARREGLOS DE MEMORIA

Memorias: Tipos de Memorias

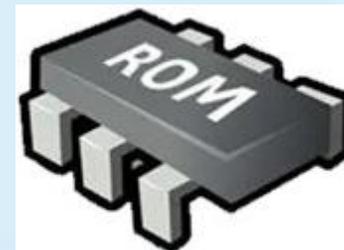
➤ RAM

- *Random Access Memory*
- Almacena los programas y datos que procesará el equipo.
- En ella se puede escribir, se pueden modificar los datos grabados, se pueden borrar datos.
- Tienen mucha capacidad de almacenamiento.
- Mayor velocidad de lectura de datos.
- Si se corta la energía eléctrica pierde todos los datos presentes en ella.

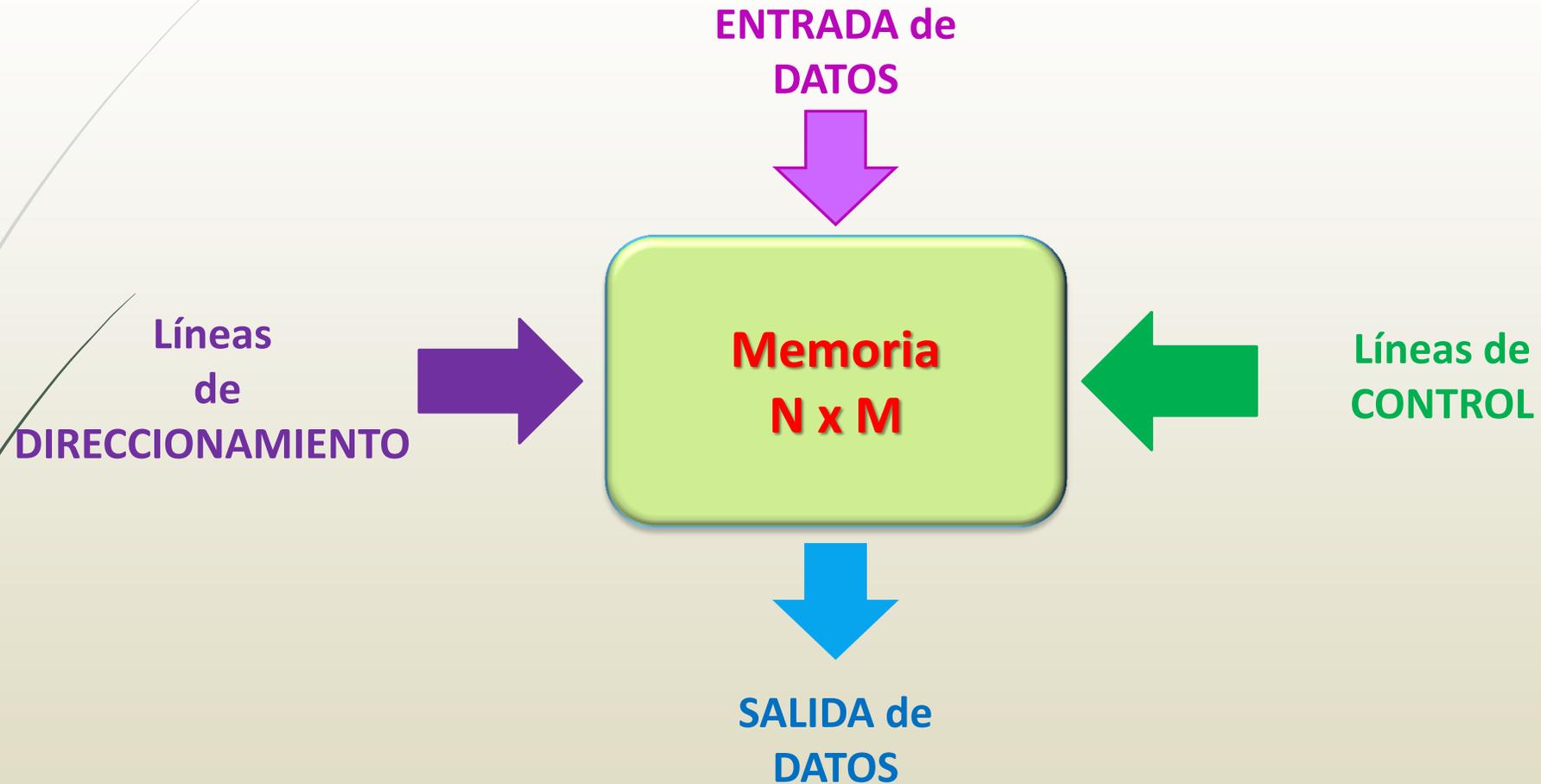


➤ ROM

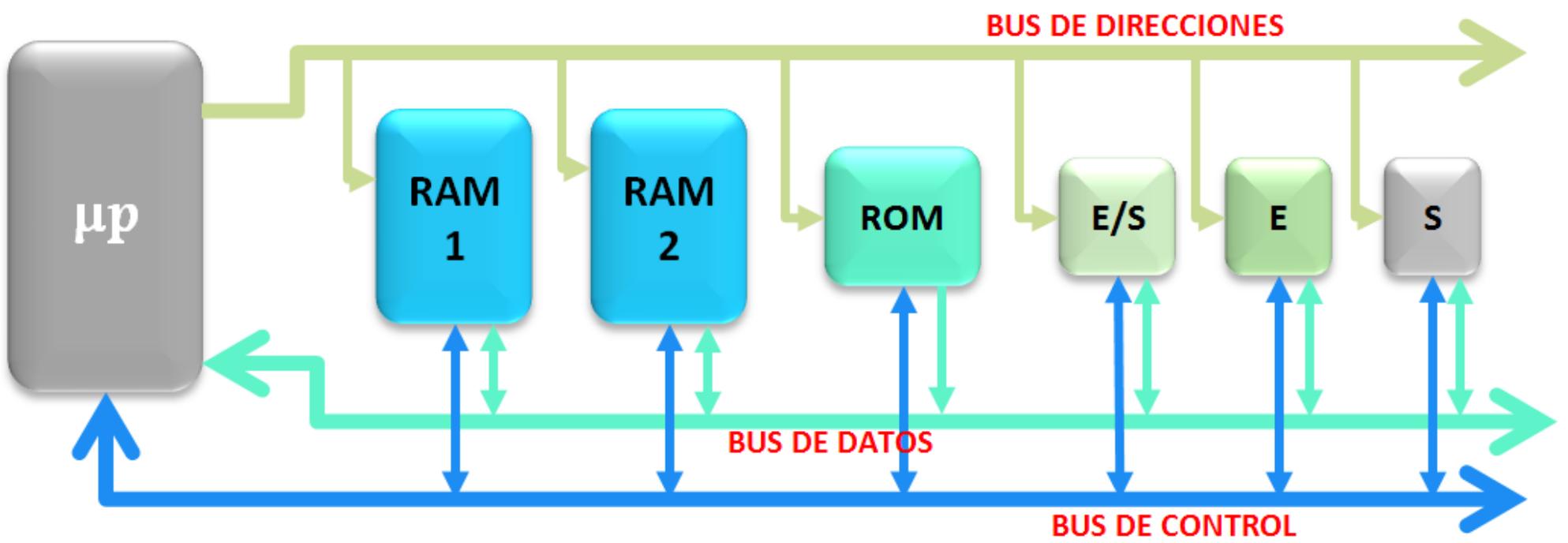
- *Read-Only Memory*
- Guarda programas en forma permanente necesarios para el correcto funcionamiento de un equipo.
- No se puede escribir en ella.
- Vienen grabadas de fábrica.
- No tiene usos variados.
- Son pequeñas.
- Indispensable para el correcto funcionamiento de un equipo informático.



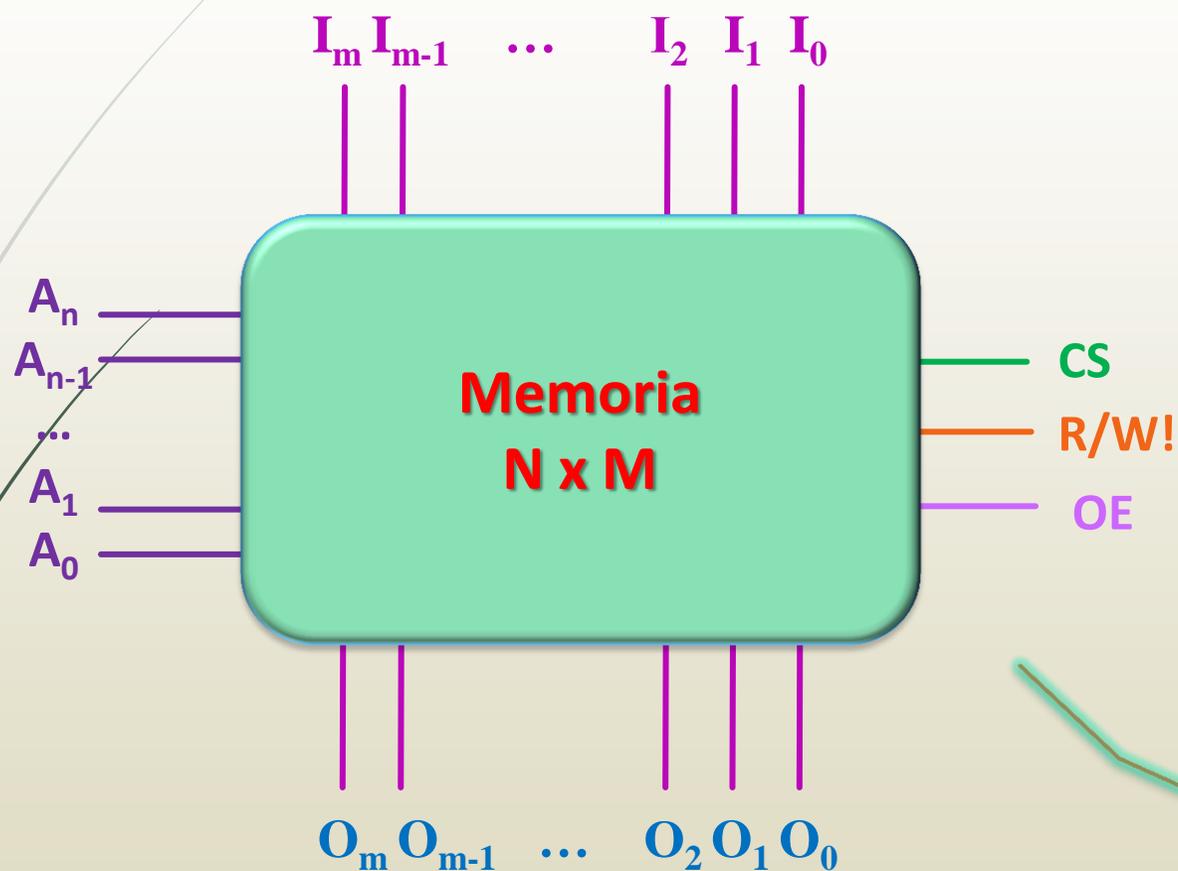
Memoria a Nivel de Bloque



La memoria en el sistema



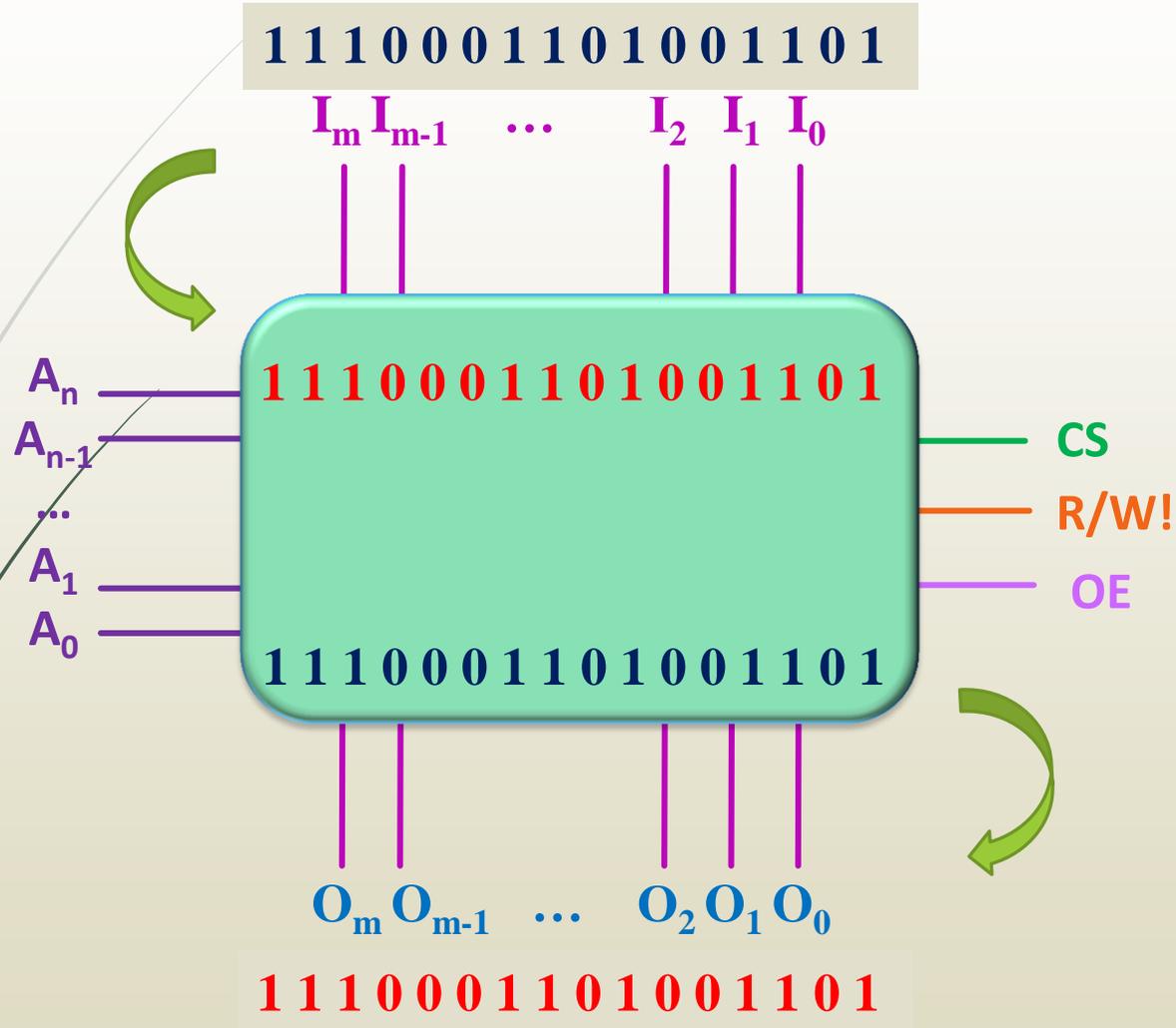
Memoria a Nivel de Bloque



I	Input (Entrada)
O	Output (Salida)
A	Adress (Dirección)
CS	Selección de Chip
R/W!	Read/Write (Lectura/Escritura)
OE	Output Enable (habilitación de salida)

Contiene $N = 2^{n+1}$ palabras, de $m+1$ bits cada una

Lectura y Escritura



CS = 1

R/W! = 0

OE = 0

$A_n A_{n-1} \dots A_1 A_0 = 00 \dots 0000$ abajo

CS = 1

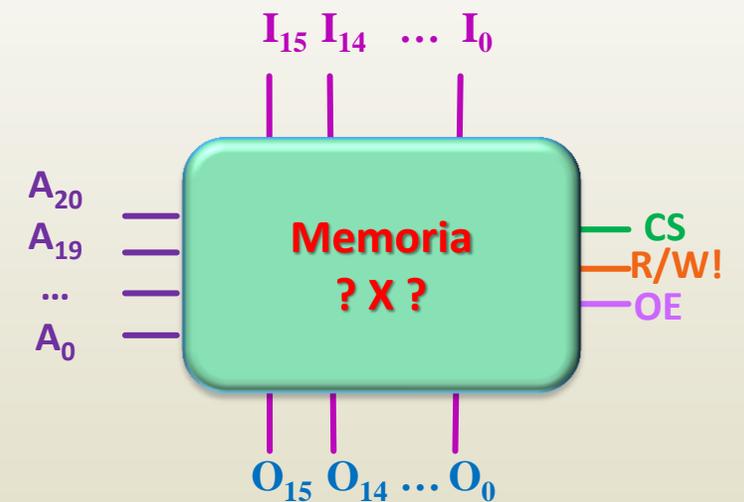
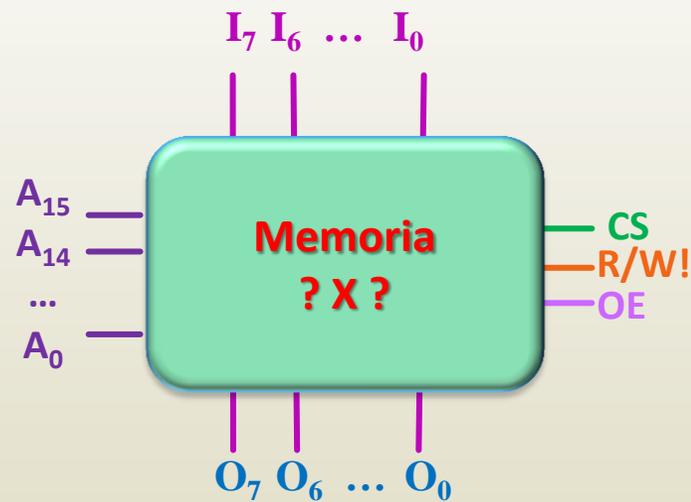
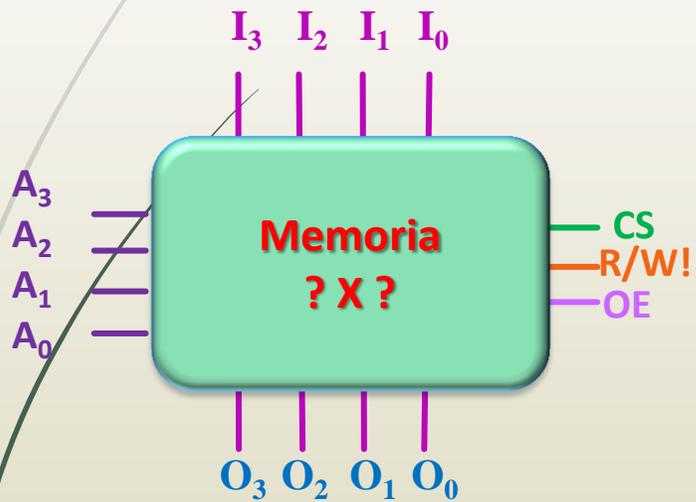
R/W! = 1

OE = 1

$A_n A_{n-1} \dots A_1 A_0 = 11 \dots 1111$ arriba

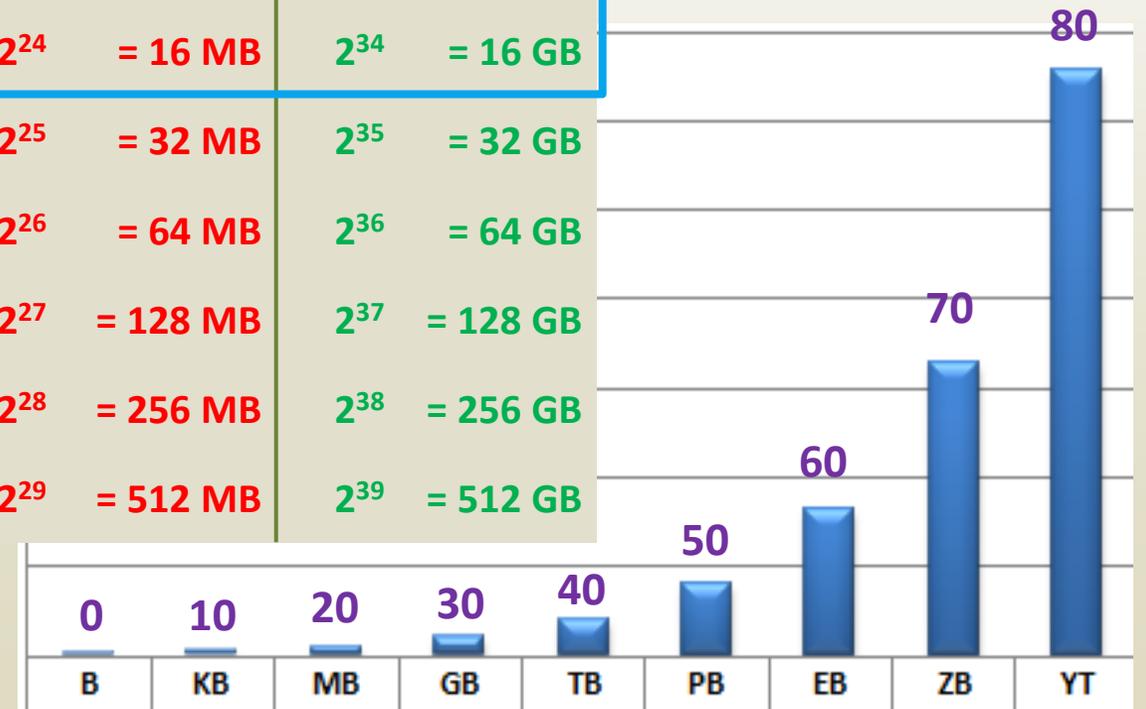
EJEMPLO 1

- Para los siguientes bloques de memoria, indique su nombre, y diga cuál es su capacidad de almacenamiento:



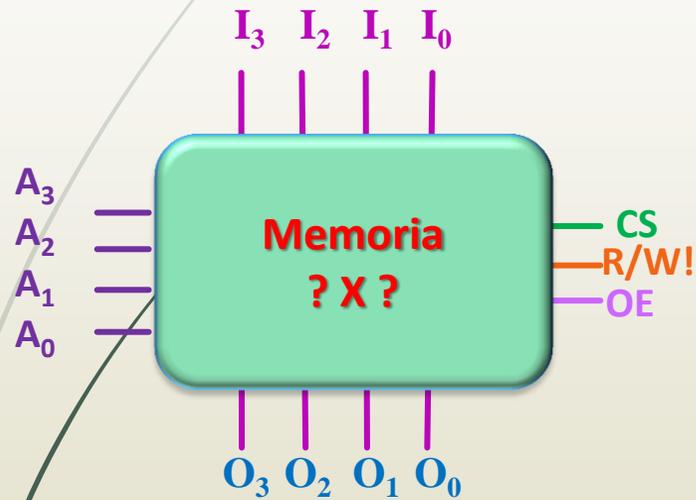
Capacidad de la Memoria: Unidades de Medidas

2^0 = 1 B	2^{10} = 1024 B = 1 KB	2^{20} = 1 MB	2^{30} = 1 GB
2^1 = 2 B	2^{11} = 2048 B = 2 KB	2^{21} = 2 MB	2^{31} = 2 GB
2^2 = 4 B	2^{12} = 4096 B = 4 KB	2^{22} = 4 MB	2^{32} = 4 GB
2^3 = 8 B	2^{13} = 8192 B = 8 KB	2^{23} = 8 MB	2^{33} = 8 GB
2^4 = 16 B	2^{14} = 16536 B = 16 KB	2^{24} = 16 MB	2^{34} = 16 GB
2^5 = 32 B	2^{15} = 32768 B = 32 KB	2^{25} = 32 MB	2^{35} = 32 GB
2^6 = 64 B	2^{16} = 65536 B = 64 KB	2^{26} = 64 MB	2^{36} = 64 GB
2^7 = 128 B	2^{17} = 131072 B = 128 KB	2^{27} = 128 MB	2^{37} = 128 GB
2^8 = 256 B	2^{18} = 262144 B = 256 KB	2^{28} = 256 MB	2^{38} = 256 GB
2^9 = 512 B	2^{19} = 524288 B = 512 KB	2^{29} = 512 MB	2^{39} = 512 GB

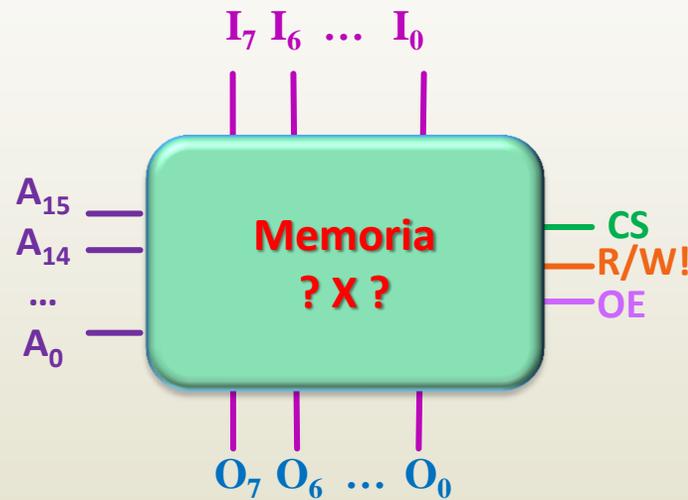


EJEMPLO 1

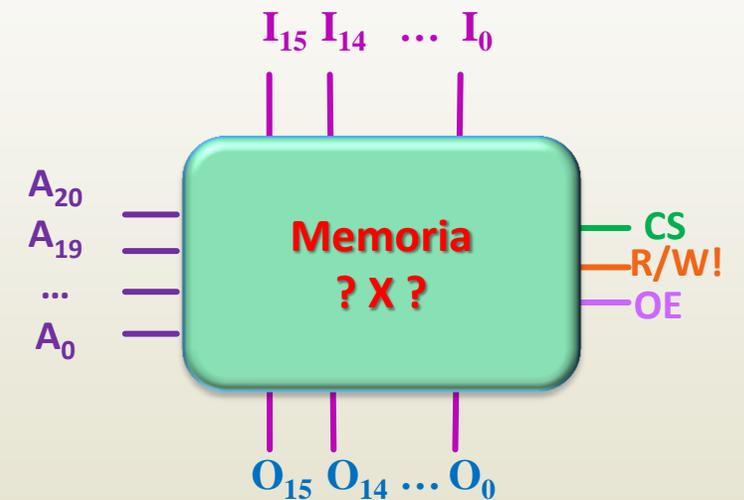
- Para los siguientes bloques de memoria, indique su nombre, y diga cuál es su capacidad de almacenamiento:



Memoria 16 B x 4
Tiene 16 palabras
de 4 bits cada una



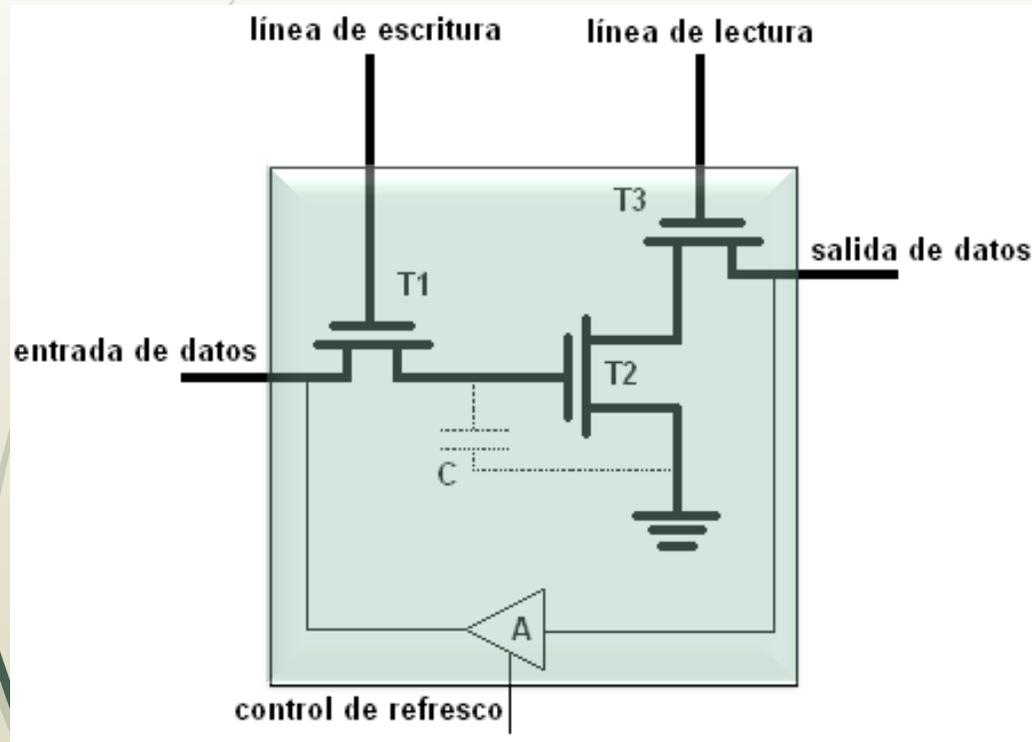
Memoria 64 KB x 8
Tiene 65.536 palabras
de 8 bits cada una



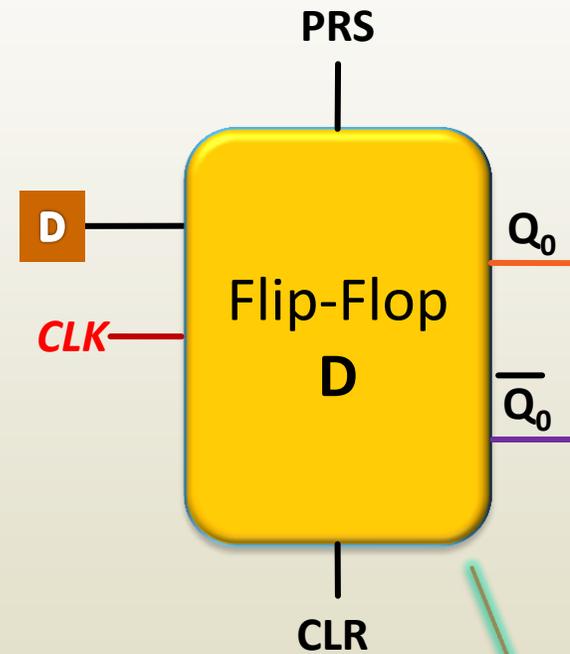
Memoria 2 MB x 16
Tiene 2.097.152 palabras
de 16 bits cada una

Diseño de Memorias: Tipos de celdas

➔ DINÁMICAS



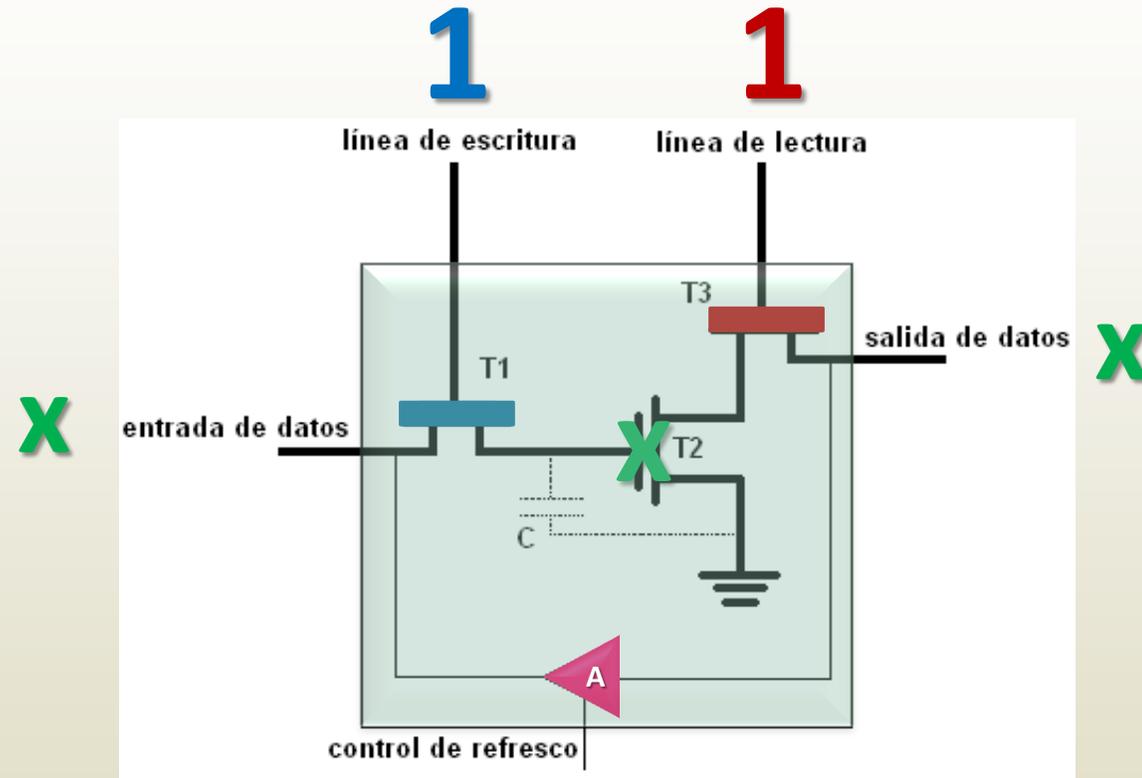
➔ ESTÁTICAS



D	Q ₀
0	0
1	1

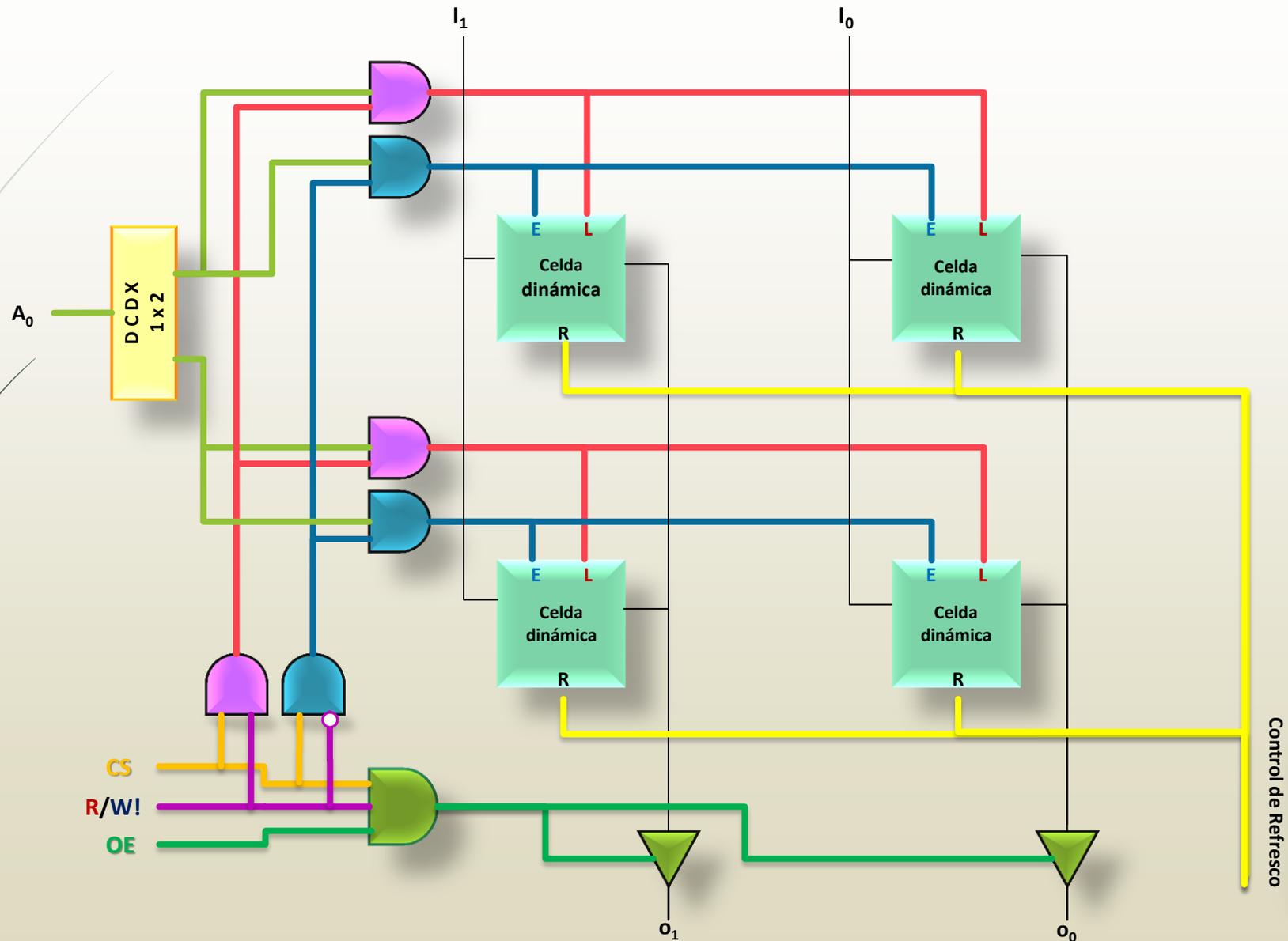
NO modifica el dato

Memorias dinámicas: Celda de Memoria Dinámica

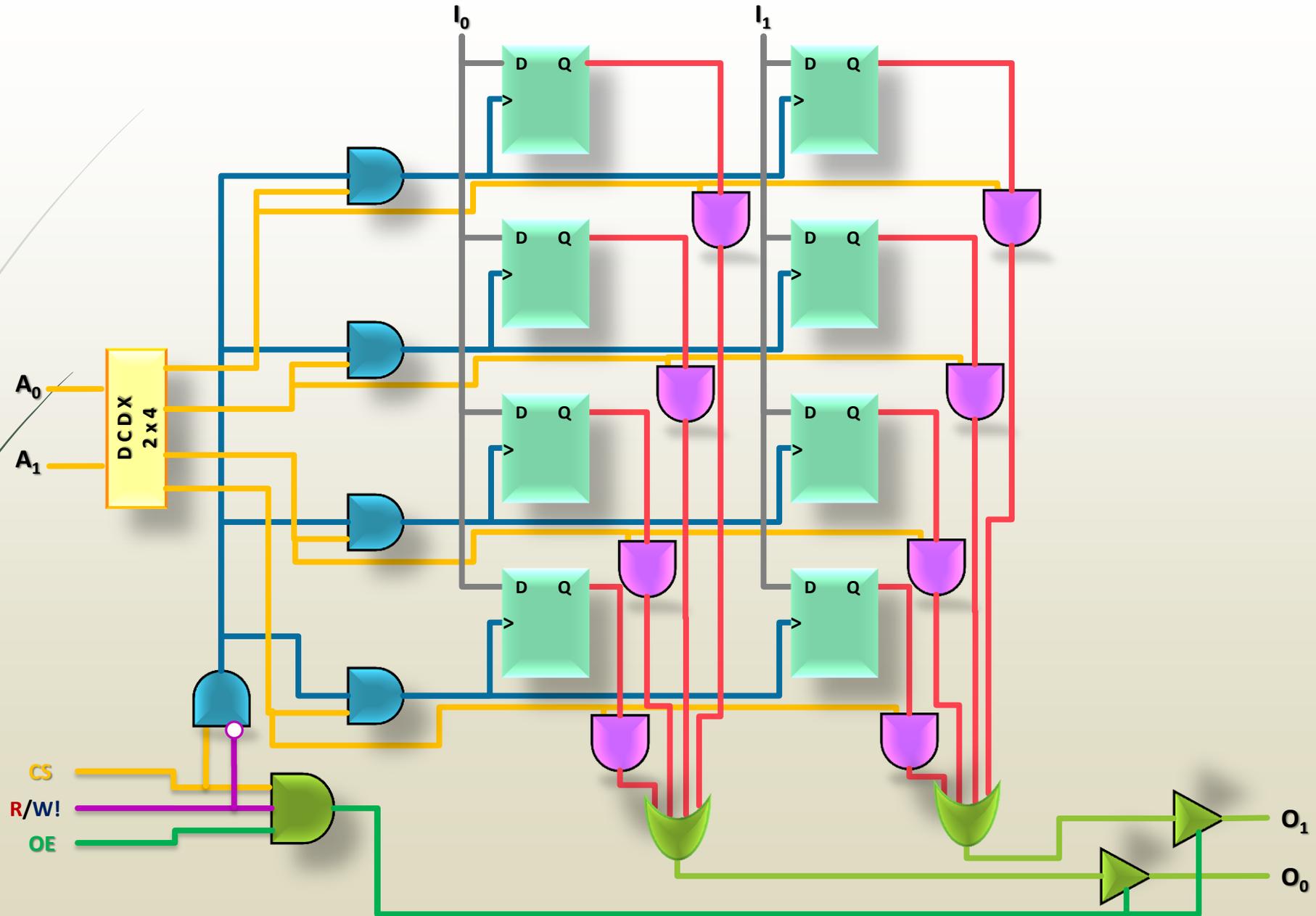


Dispositivo A: Amplificador de refresco

Memorias dinámicas: Diseño interno de una DRAM 2x2



Memorias estáticas: Diseño interno de una SRAM 4x2



EJERCICIO 2

- Configure una memoria PROM de modo que actúe como un conversor de código de BCO Natural a BCO Johnson. Dibuje el esquema resultante.

X	Y	Z	J1	J2	J3	J4
0	0	0	0	0	0	0
0	0	1	0	0	0	1
0	1	0	0	0	1	1
0	1	1	0	1	1	1
1	0	0	1	1	1	1
1	0	1	1	1	1	0
1	1	0	1	1	0	0
1	1	1	1	0	0	0

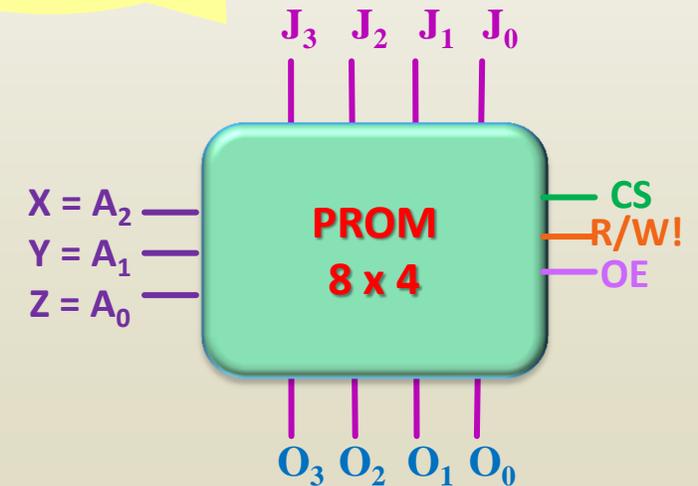
DIRECCIONES

PALABRAS
(contenido)

Necesitamos una memoria de 8 palabras de 4 bits cada una

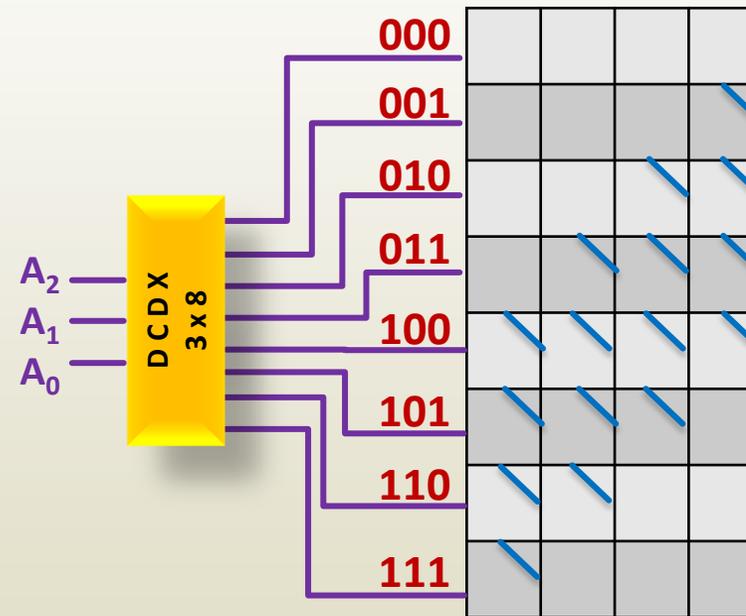
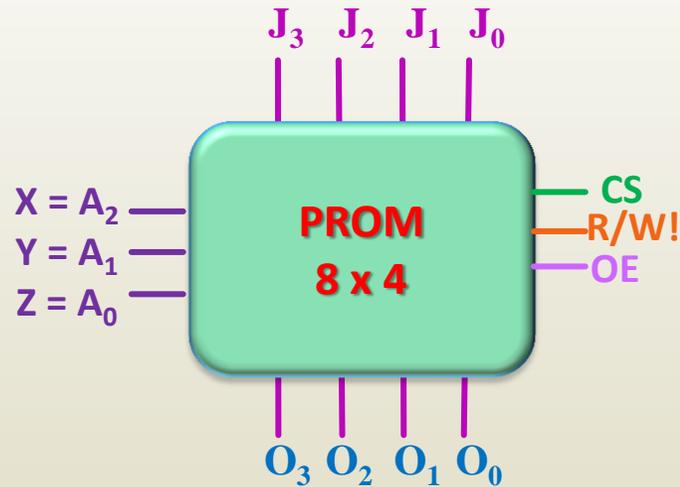
Las variables de entrada serán las líneas de dirección. Las salidas, el contenido de la memoria

Para direccionar 8 palabras, necesitamos 3 líneas de direccionamiento



EJERCICIO 2

- Configure una memoria PROM de modo que actúe como un conversor del código BCO Natural a BCO Johnson. Dibuje el esquema resultante.



Memoria PROM de 8 x 4
Significa que tiene 8 palabras
Y cada palabra es de 4 bits

EJERCICIO 3

- Complete la siguiente tabla indicando la cantidad de líneas de direccionamiento, cantidad de registros y tamaño de registro de las memorias especificadas:

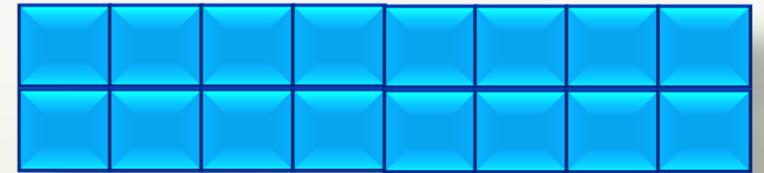
Memoria	Líneas de Direccionamiento	Cantidad de Registros	Bits por Registro
PROM 256 Bytes x 8	8	256	8
RAM 128 KB x 8	17	131.072	8
ROM 32 MB x 16	25	33.554.432	16
RAM 16 GB x 64	34	17.179.869.184	64
RAM 512 MB x 32	29	536.870.912	32

$$2^x = 256 \Rightarrow x = 8$$

Implementación de bloques de mayor dimensión con bloques más pequeños.

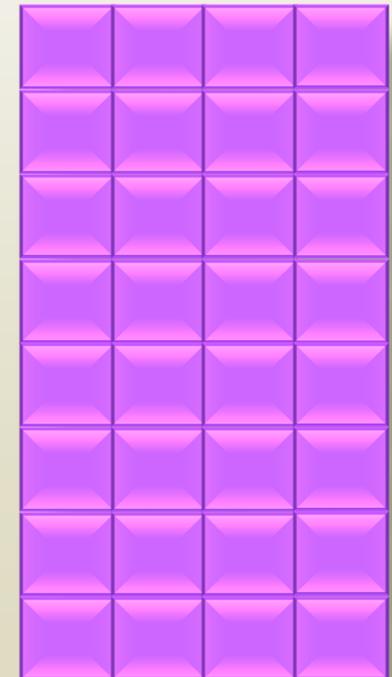
Si aumenta la cantidad de bits por palabra

NO aumentan las líneas de direccionamiento.
Se conectan los bloques **en cascada**



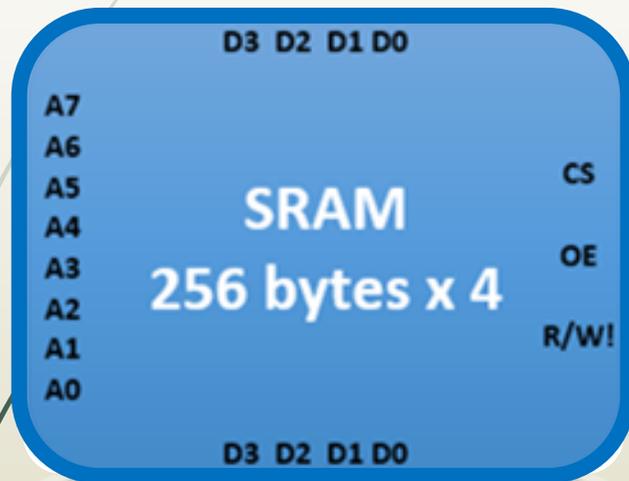
Si aumenta la cantidad de palabras

Aumentan las líneas de direccionamiento.
Las líneas de direccionamiento que se agregan se conjugan con la línea **CS**

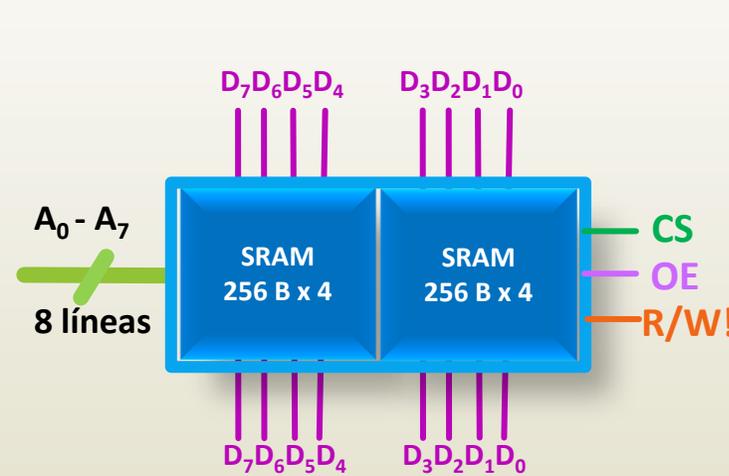


EJERCICIO 4

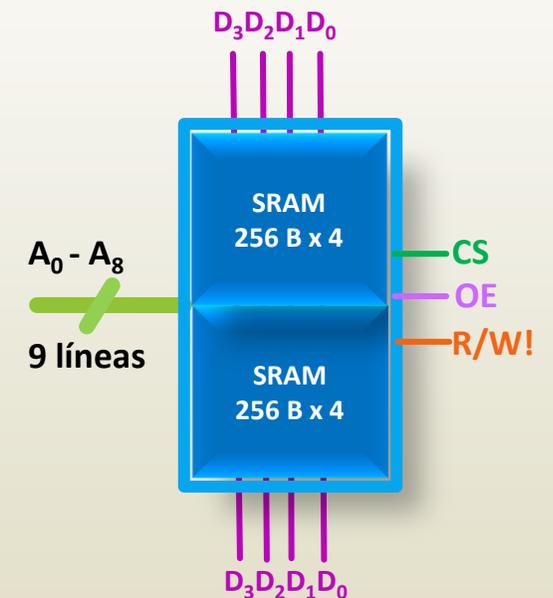
- ▶ Dados el siguiente bloque de memoria, indique cantidad de registros y ancho de palabra correspondientes, y construya los arreglos de memoria a) SRAM 256 bytes x 8; b) SRAM 512 bytes x 4; c) SRAM 1 KB x 8.



Cantidad de registros = $2^8 = 256$ bytes
Ancho de palabra = 4 bits



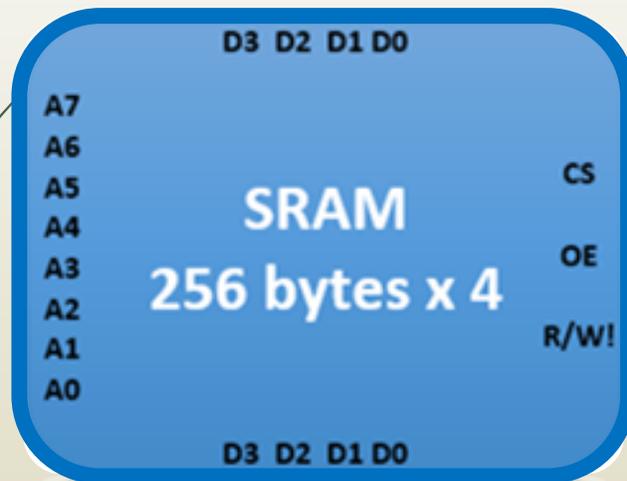
a)
SRAM
256 B x 8



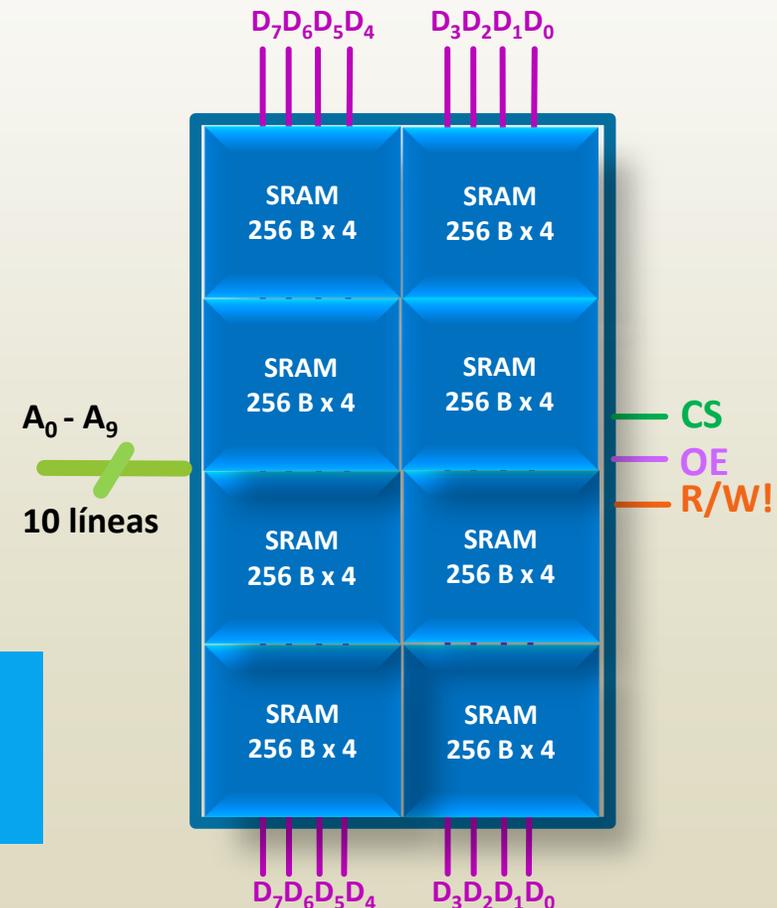
b)
SRAM
512 B x 4

EJERCICIO 4

- ▶ Dados el siguiente bloque de memoria, indique cantidad de registros y ancho de palabra correspondientes, y construya los arreglos de memoria a) SRAM 256 bytes x 8; b) SRAM 512 bytes x 4; c) SRAM 1 KB x 8.

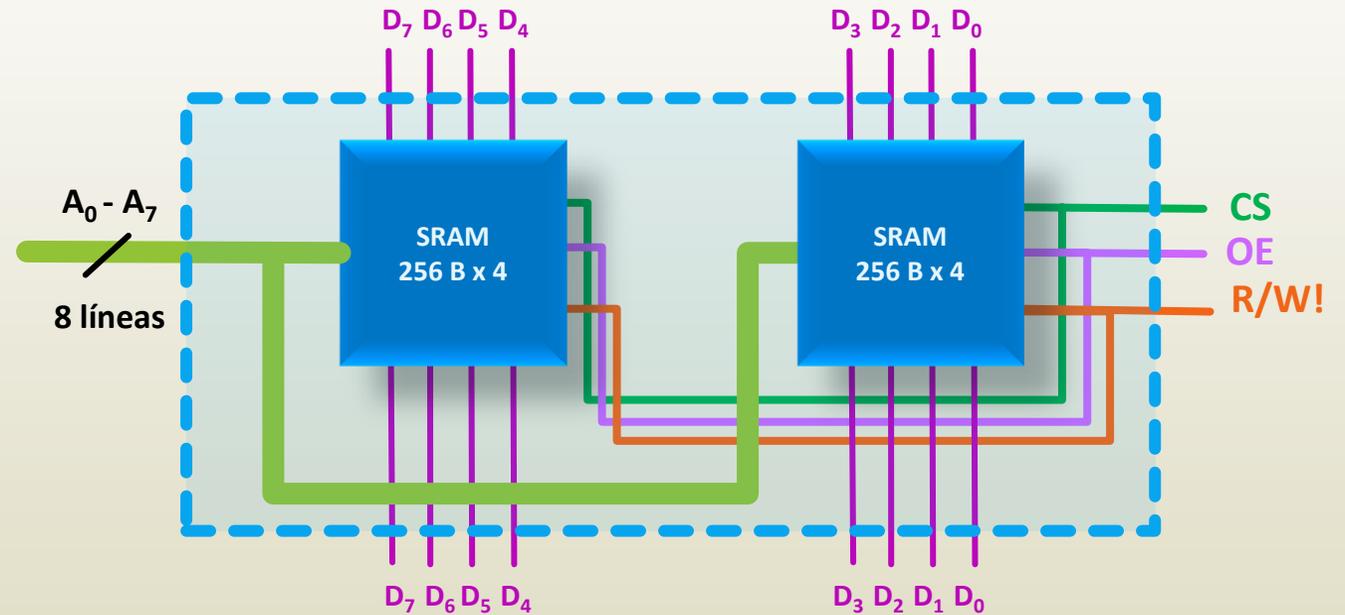
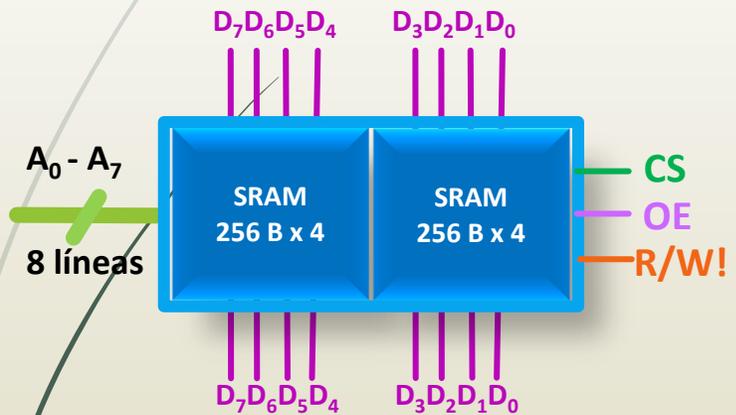


c)
SRAM
1 KB x 8



EJERCICIO 4

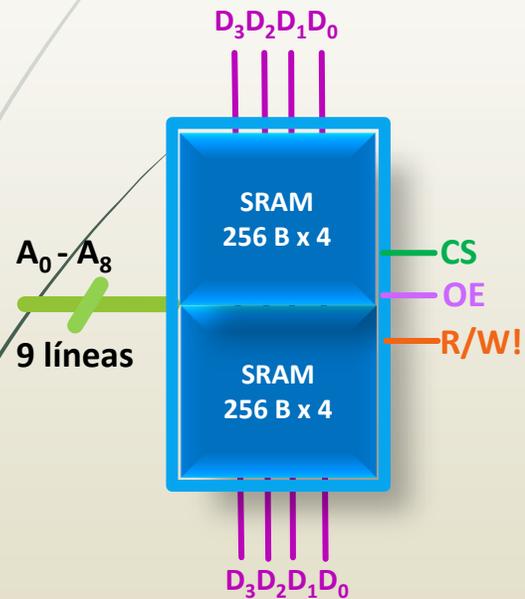
- a) Construcción de una SRAM 256 B x 8 con arreglos SRAM 256 B x 4.



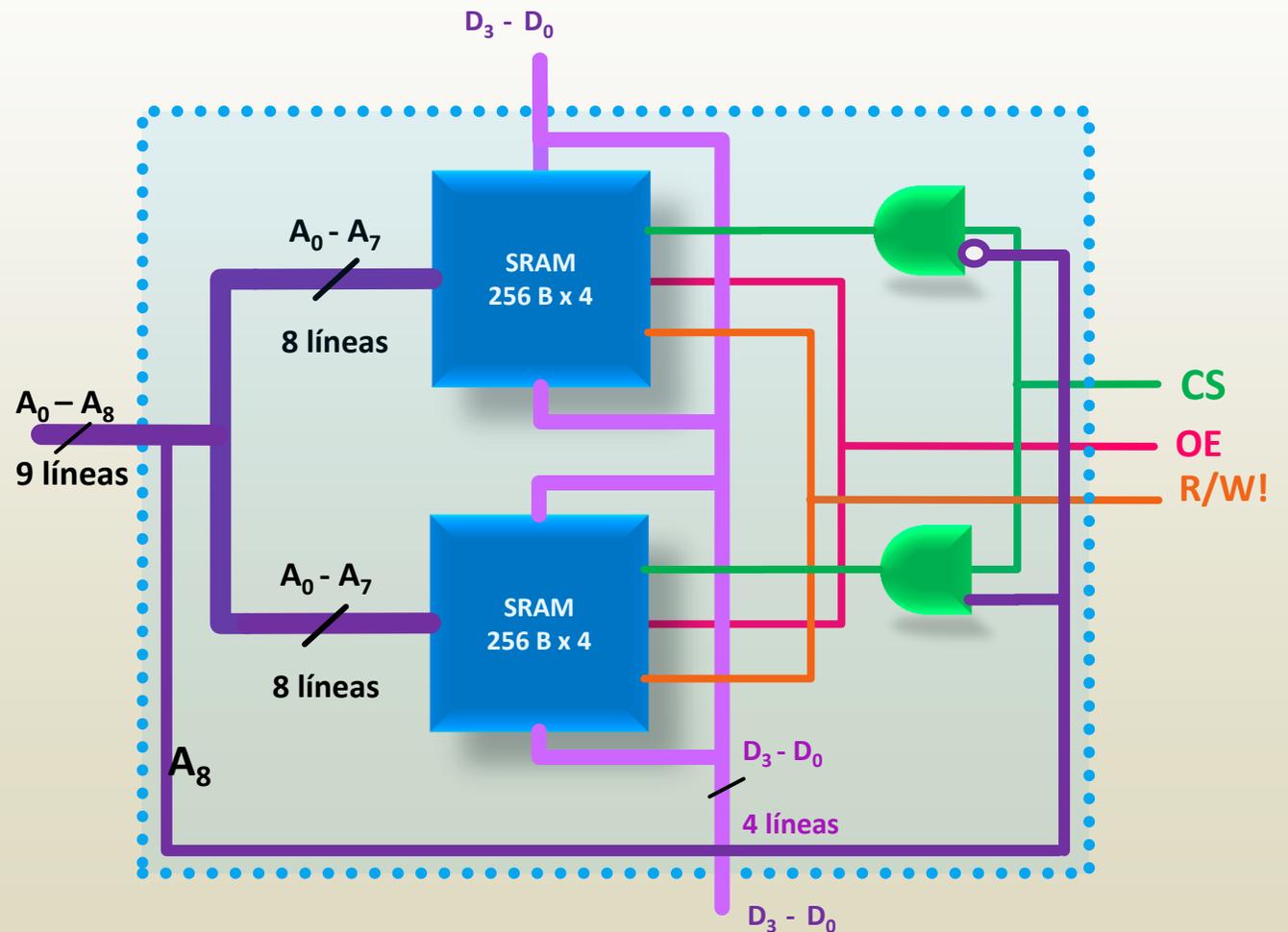
SRAM 256 B x 8

EJERCICIO 4

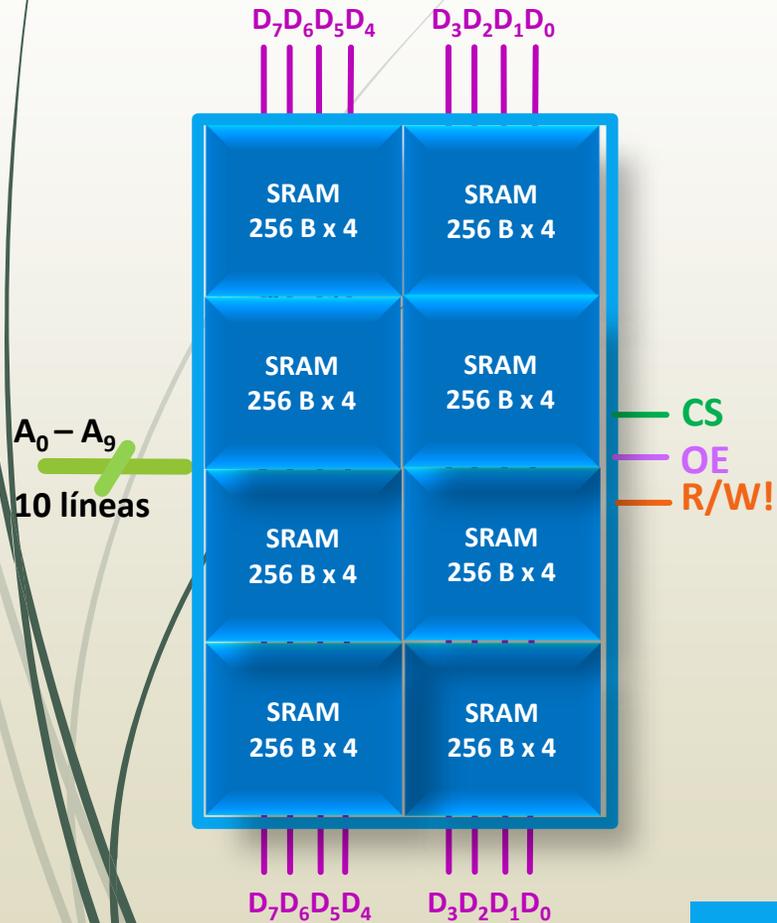
- b) Construcción de una SRAM 512 B x 4 con arreglos SRAM 256 B x 4.



SRAM 512 B x 4



EJERCICIO 4



SRAM 1 KB x 8

