

Tema: Memorias

Ingeniería Informática – Licenciatura en Sistemas

Apellido y Nombre:

LU:

Carrera:

Fecha:

PROBLEMAS A RESOLVER

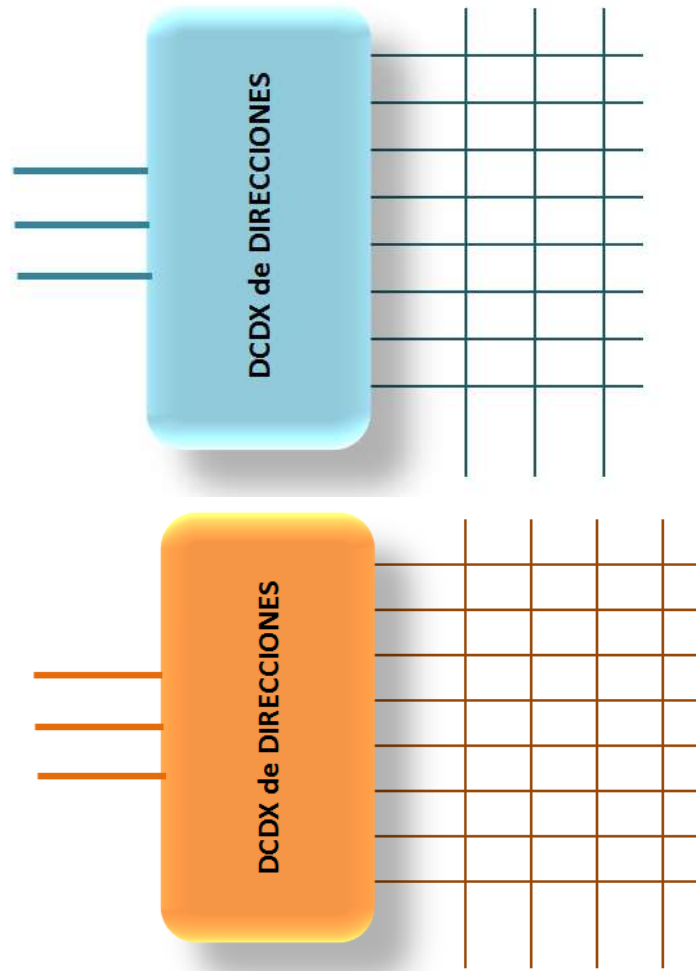
1. Responda

- ¿Cuál es la función de la memoria?
- Enuncie y describa brevemente las características de una memoria.
- Esquematice un chip de memoria genérico e identifique sus terminales indicando la función de cada una.
- Realice un cuadro sinóptico de los tipos de memoria de sólo lectura, consignando sigla, nombre en inglés, traducción y función.
- Ídem anterior para memorias de lectura/escritura.
- Realice un esquema y análisis del funcionamiento de las memorias dinámicas y estáticas. Establezca semejanzas y diferencias.
- ¿A qué se denomina tiempo de acceso? ¿cuáles son los pasos necesarios en un acceso de lectura y cuáles los necesarios en un acceso de escritura de una RAM?
- ¿Por qué las memorias DRAM necesitan un sistema de refresco? ¿Considera que este sistema aumenta el tiempo de acceso? Justifique
- Investigue el significado de escala de integración de componentes en memorias RAM. ¿Con qué tipo de memorias (SRAM o DRAM) se puede alcanzar una mejor integración? ¿Por qué?
- La capacidad de las memorias se mide en unidades que son múltiplos de bytes. Investigue el significado y cantidad de bytes agrupados en las siguientes unidades: KB, MB, GB, TB, PB, EB, ZB y YB.

2. Determine las cantidades equivalentes en las unidades que se indican:

Bits	Bytes	Kilobytes	Megabytes	Gigabytes
	268.435.456			
			2048	
		4.096		
2.097.152				
	1.048.576			
				1
			512	

- En los siguientes esquemas, identifique las líneas de direcciones y las líneas de datos. Luego, configure las ROM de las figuras de modo que almacenen el código BCO ponderado (3 -1 3 1) y el código BCO Gray. Para cada código, seleccione el esquema apropiado y agregue las conexiones adecuadas en las intersecciones.



4. Dadas las siguientes funciones lógicas, configure memorias PROM de modo que almacenen los valores de cada función. Complete la tabla indicando número de líneas de dirección, tamaño de la memoria direccionada y ancho de la palabra de memoria. Dibuje el esquema resultante.

Función	Nº de líneas de dirección	Tamaño de la memoria	Ancho de la palabra de memoria
a) $F = \sum_3(0,2,3,5,6)$			
b) Conversor BCD Natural a BCD Johnson			

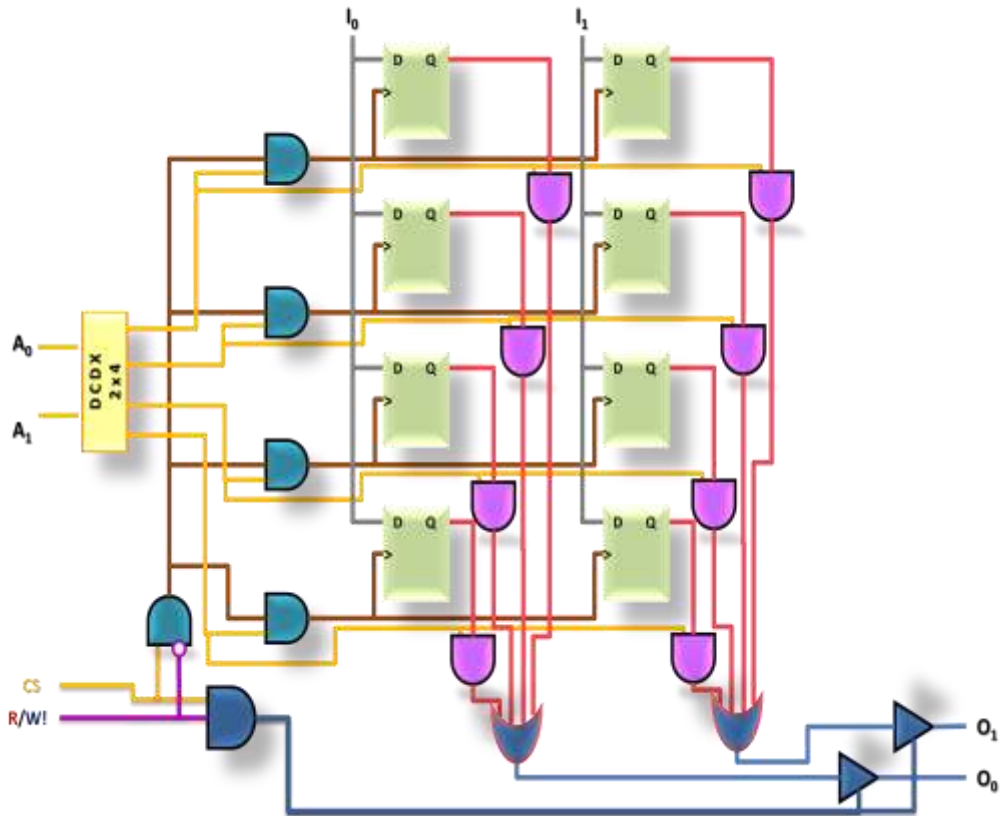
5. Complete la siguiente tabla indicando la cantidad de líneas de direccionamiento, cantidad de registros y tamaño de registro de las memorias especificadas:

Memoria	Líneas de Direccionamiento	Cantidad de registros	Bytes del Registro
ROM 32768 Bytes x 8			
RAM 256 KB x 16			
PROM 8 MB x 32			
SRAM 128 MB x 64			
DRAM 2 GB x 128			

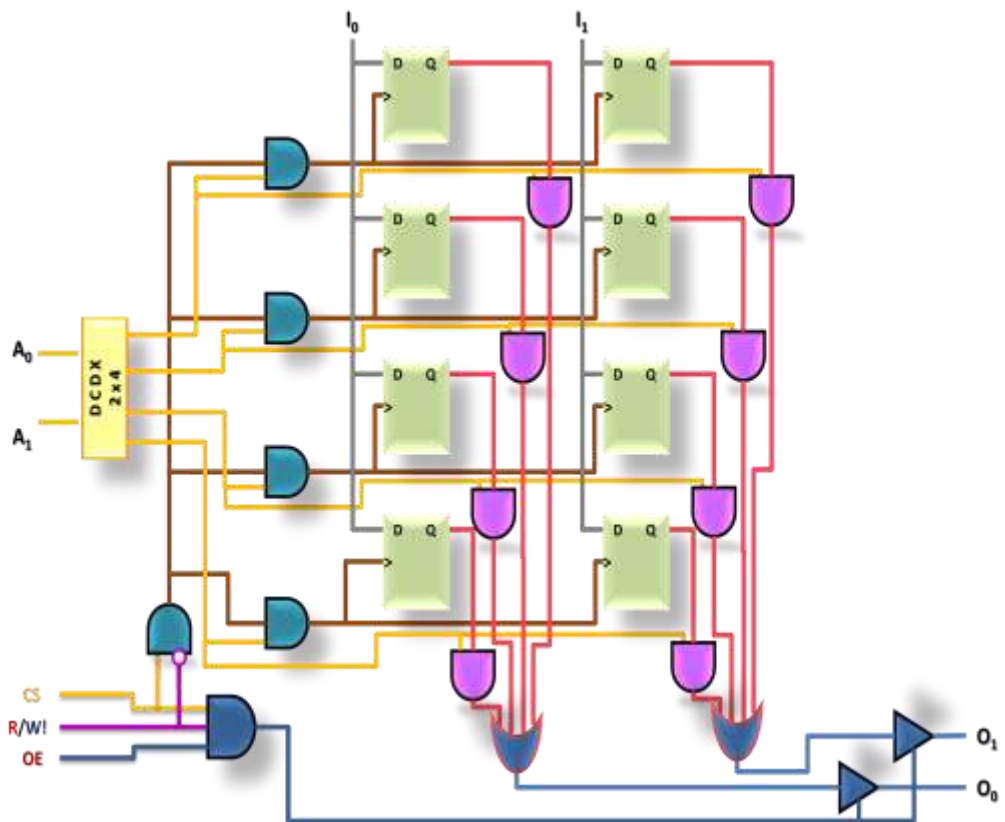
6. Considerando el diseño interno de las memorias RAM estáticas

- a) analice los esquemas internos de una SRAM 4x2, presentado a continuación, determine cuál de ellos es correcto y marque los errores u omisiones en los otros diseños.

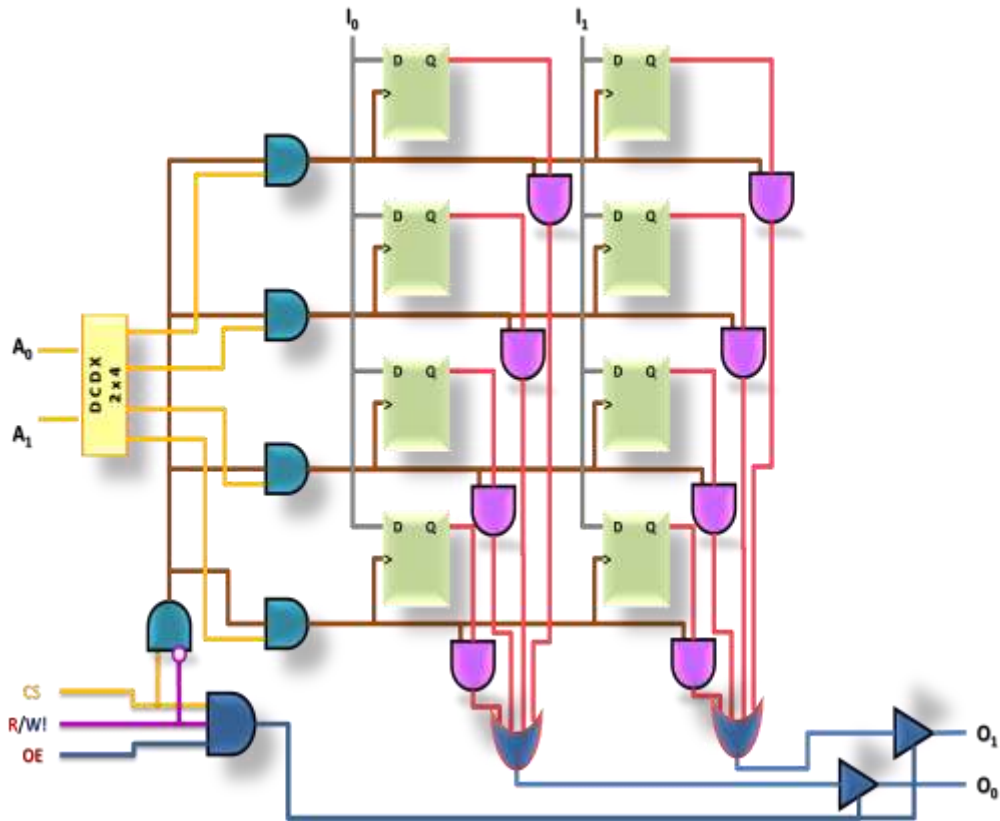
Esquema 1:



Esquema 2:



Esquema 3:

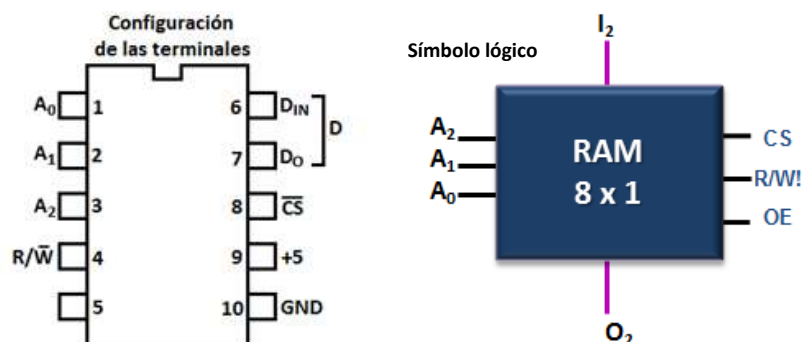


b) realice el diseño interno de los siguientes arreglos de memoria SRAM, basados en flip-flops D, implementando las líneas de selección de chip (CS), lectura/escritura (R/W!) y habilitación de lectura (OE) como se indica:

- I. SRAM 4x3 con una línea de lectura (R), una línea de escritura (W), una línea OE y una línea CS!
- II. SRAM 8x2 con una línea de R/W!, una línea OE y dos líneas *chip select* (CS₀ y CS₁!)

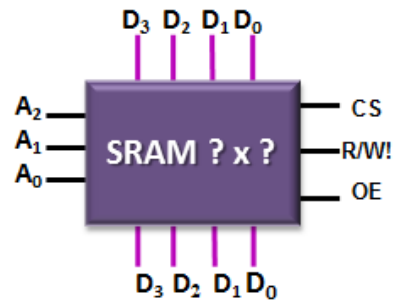
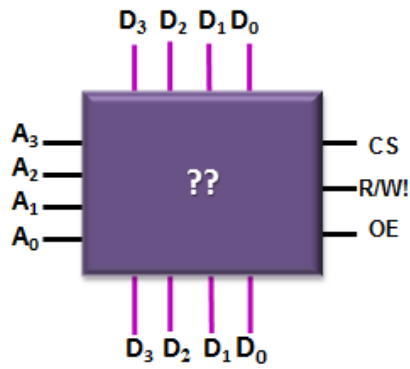
7. Realice el diseño interno de memorias DRAM 2x4 y 4x2, identificando líneas de datos, líneas de dirección, líneas de selección de chip (CS), línea de lectura/escritura (R/W!) y línea habilitación de lectura (OE).

8. A continuación se muestra un chip de memoria y el bloque lógico que lo representa ¿Qué dimensiones tiene? Construya todos los arreglos de memoria posibles, considerando que cuenta con a) 2 bloques, b) 4 bloques, c) 8 bloques, como el de la figura:

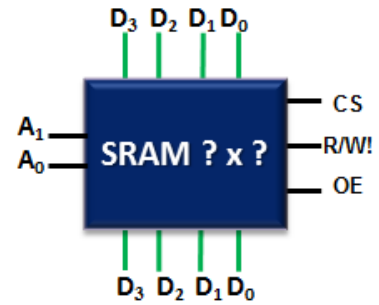
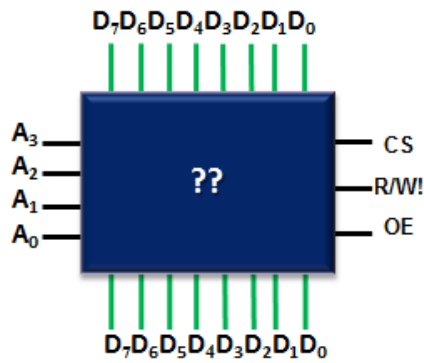


9. Identifique cada bloque de memoria SRAM presentado a continuación y construya, para cada ítem, la memoria de la izquierda usando la cantidad necesaria de los bloques SRAM mostrados a la derecha. En cada caso realice todas las conexiones necesarias.

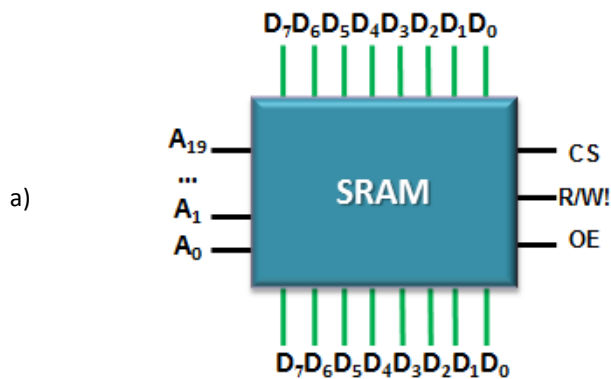
a)



b)



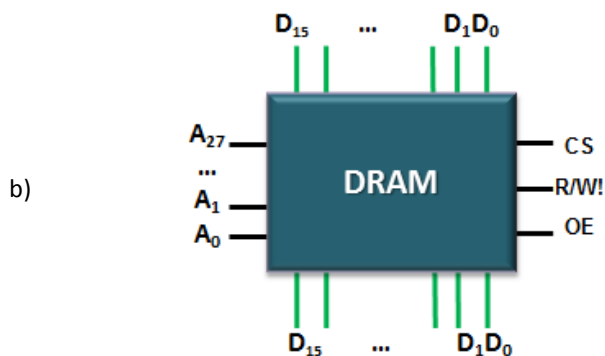
10. Dados los siguientes bloques de memoria, indique cantidad de registros y ancho de palabra correspondientes; además, construya con éstos los arreglos de memoria solicitados. Realice las conexiones necesarias, abreviando las líneas múltiples de la siguiente forma: $\frac{n}{/}$ (n cantidad de líneas correspondientes)



ai) SRAM 1 MB x 16

aii) SRAM 2 MB x 8

aiii) SRAM 8 MB x 16



bi) DRAM 256 MB x 32

bii) DRAM 512 MB x 16

biii) DRAM 1 GB x 64

PROBLEMAS ADICIONALES

11. Establezca una regla general que indique cuántas compuertas de cada tipo serán necesarias para diseñar una memoria SRAM NxM. Pruebe la regla obtenida para las memorias SRAM solicitadas en el punto 9. Luego, aplique la regla para memorias más grandes (SRAM del ítem a) del punto 11)
12. Implemente una memoria PROM para que trabaje como un decodificador excitador de BCD Johnson (a código de 7 segmentos). Seleccione las dimensiones adecuadas de la memoria, de acuerdo a los datos y dibuje el esquema resultante.
13. Se cuenta con una matriz de celdas de memoria arreglada en 16 x 16 (16 registros de 2 bytes):
 - a) Implemente un decodificador para direccionar a través de una estructura unidimensional.
 - b) Implemente dos decodificadores para direccionar a través de una estructura bidimensional. ¿Cuál de las dos organizaciones es la más eficiente? Justifique.
14. Construya una memoria SRAM 16 x 16 considerando que cuenta sólo con bloques:
 - a) SRAM 8 x 8 con CS0!
 - b) SRAM 4 x 16 con CS0! y CS1
 - c) SRAM 16 x 8 con CS0!, CS1 y CS2!
15. Construya una memoria DRAM 128 MB x 16 considerando que cuenta sólo con bloques DRAM 16 MB x 8 con CS0! y CS1! Realice todas las conexiones necesarias.

Referencias

- ☞ Martínez, Sergio L. Principios Digitales y Circuitos Lógicos. 2da Edición. Editorial de la Universidad Nacional de Jujuy EDIUNJU. 2010