



TÉCNICAS Y ESTRUCTURAS DIGITALES

Práctica de Unidades de Entrada/Salida

Periféricos



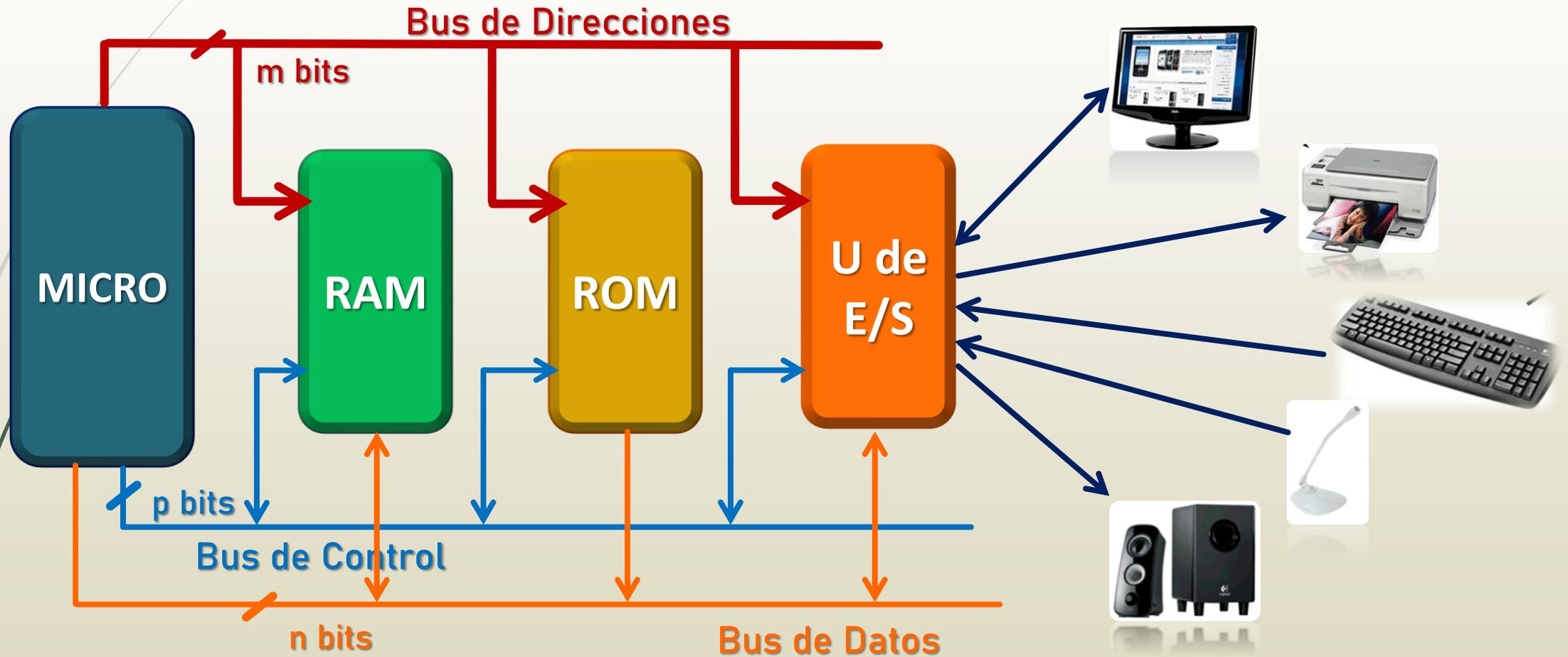
ENTRADA



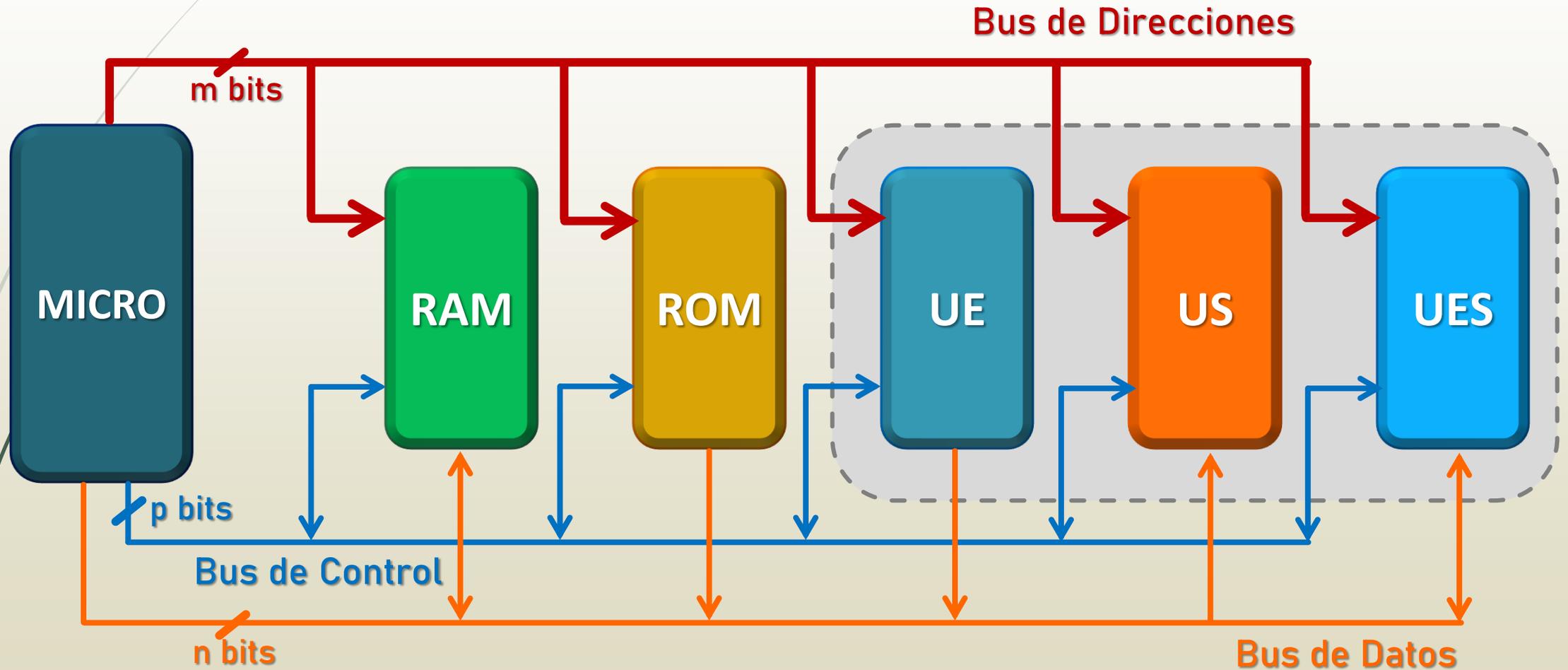
INFORMACION

Los usuarios , a través de los periféricos, intercambian información entre el mundo exterior y los registros internos del procesador y la memoria

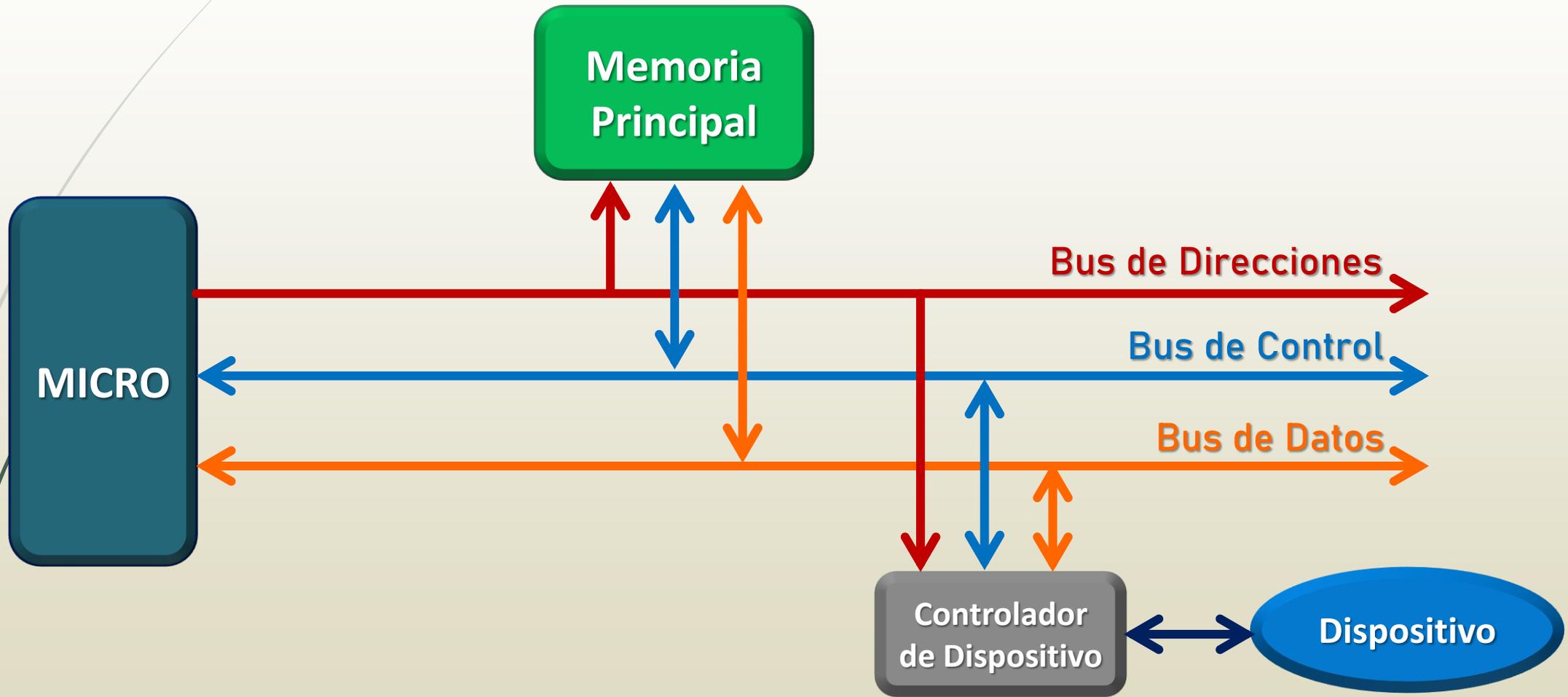
Sistema de Computación



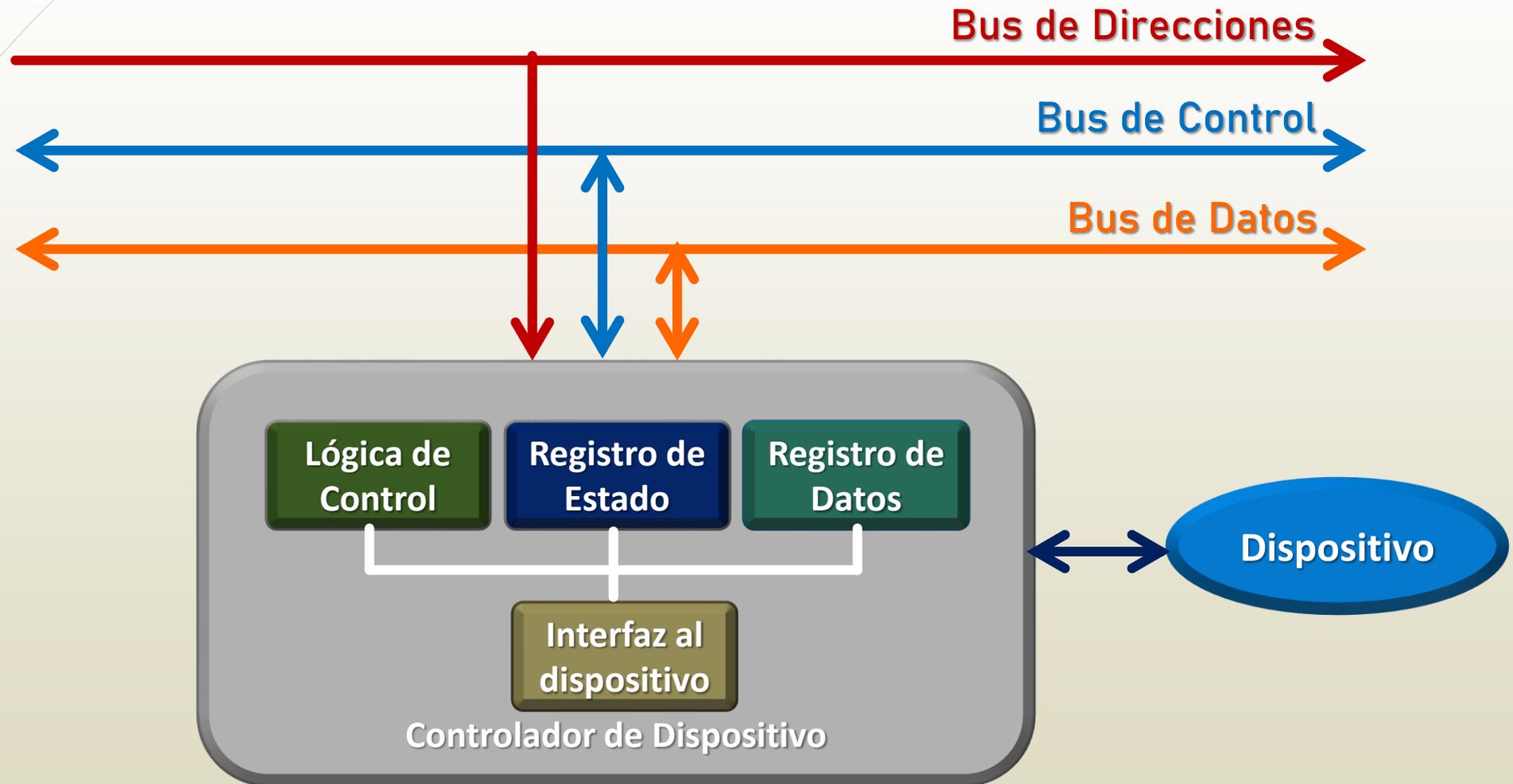
Sistema de Computación



Dispositivos de E/S

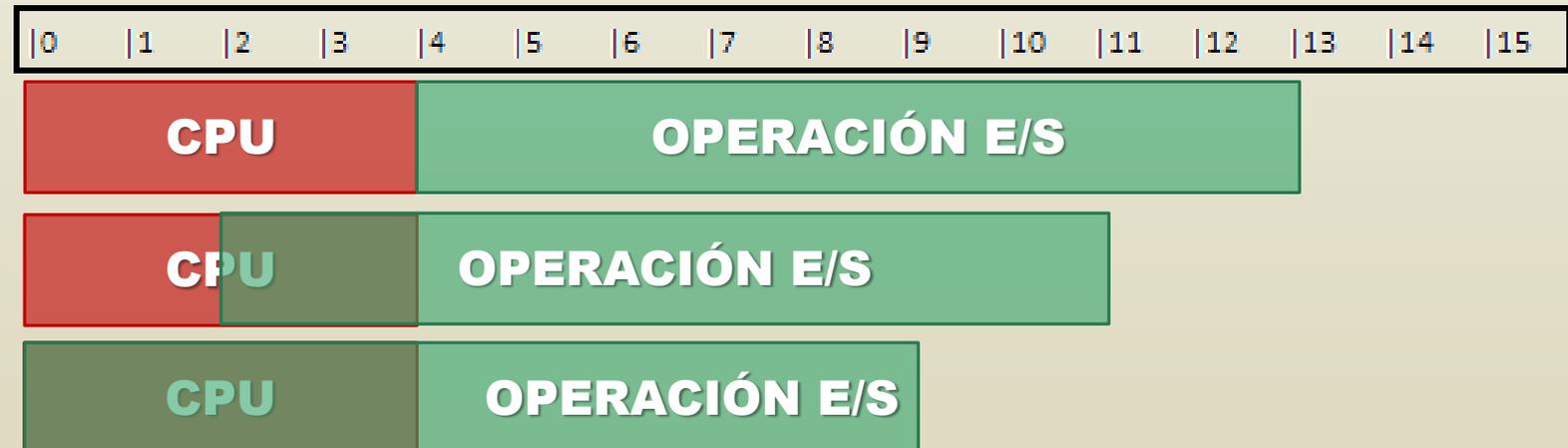


Controlador de Dispositivo



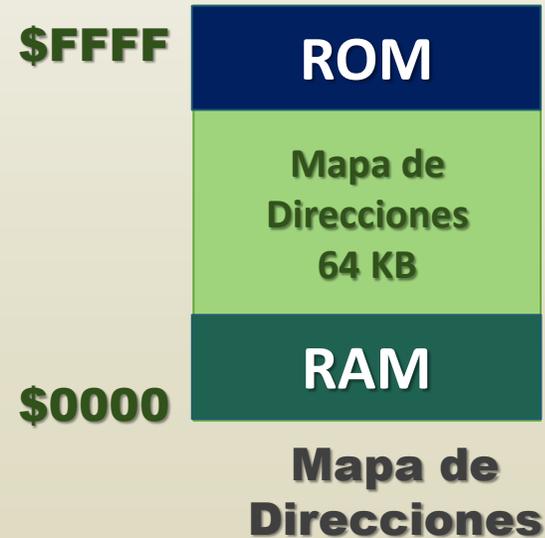
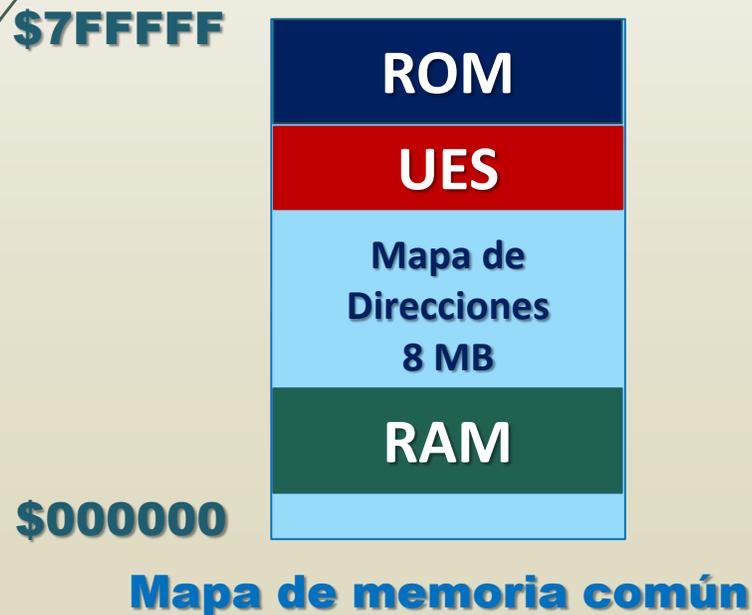
Operaciones de Entrada/Salida

- ¿Cómo se realizan las operaciones de entrada/salida? ¿cómo interviene el procesador en estas operaciones?
 - ✓ Entrada/Salida controlada por programa
 - Mapa de memoria común
 - Mapa de E/S independiente
 - ✓ Entrada/Salida controlada por Interrupción
 - ✓ DMA (acceso directo a memoria)
 - ✓ Procesadores especializados de E/S

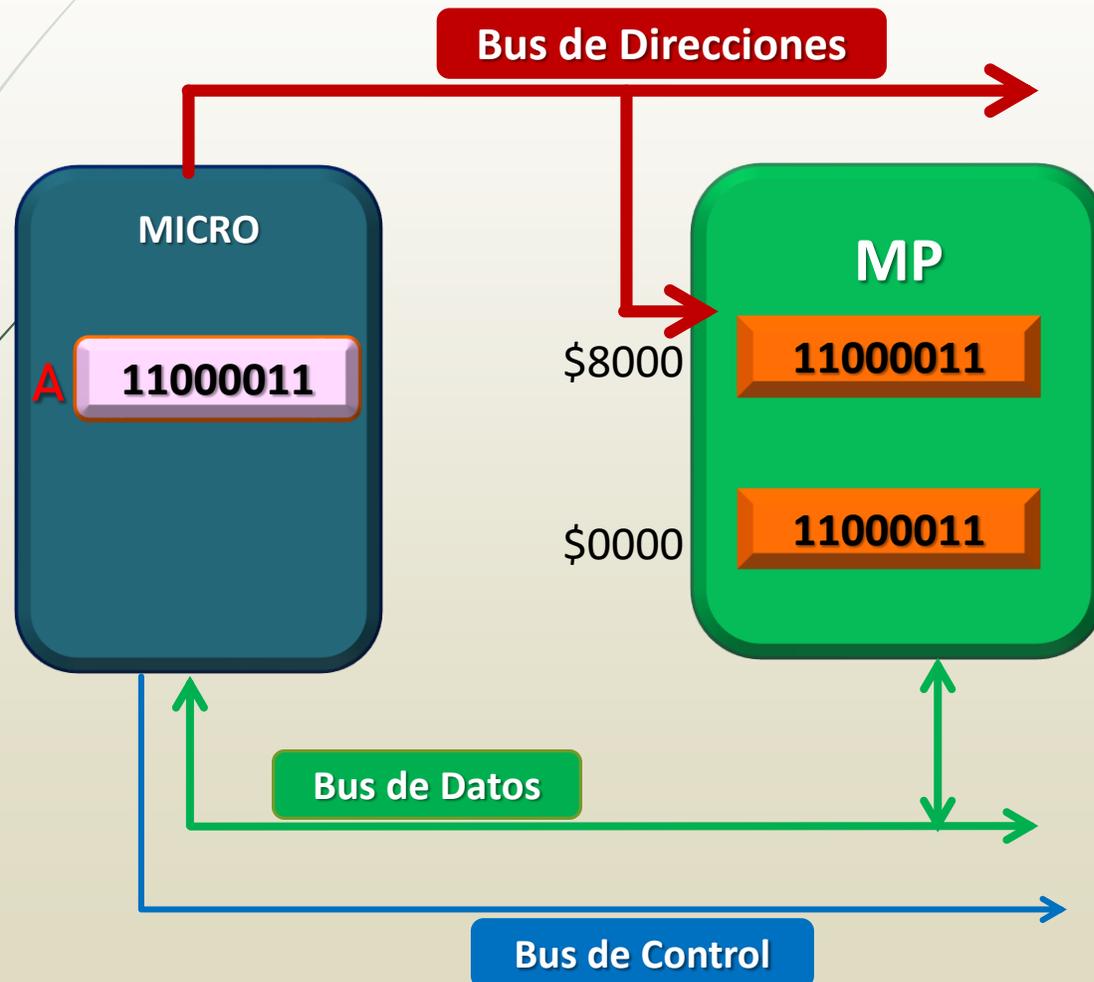


E/S controlada por programa (1)

- El procesador inicia la operación de entrada/salida, explora el estado del dispositivo y transfiere los datos, detecta posibles errores y finaliza la operación.
 - ✓ Mapa de memoria común
 - ✓ Mapa de E/S independiente



E/S controlada por programa (2)



Instrucciones

● **LDA \$8000**

Carga el acumulador A con el contenido de la dirección \$8000 de MP

● **LDA \$0000**

Carga el acumulador A con el contenido de la dirección \$0000 de MP

● **STA \$8000**

Almacena el contenido del Acumulador A en la dirección \$8000 de MP

Mapa de Memoria Común

- Dado el siguiente programa que se ejecuta en un sistema con un mapa de memoria común.

LDA \$2020	ACC ← M(\$2020)
STA \$9110	M(\$9110) ← ACC
LDA \$80B9	ACC ← M(\$80B9)
STA \$0000	M(\$0000) ← ACC
MOV A, \$B000	M(\$B000) ← ACC
MOV \$FF09, A	ACC ← M(\$FF09)
LDA \$0000	ACC ← M(\$0000)
STA \$0100	M(\$0100) ← ACC

- ¿Qué instrucciones acceden a memoria?
- ¿Qué instrucciones acceden a dispositivos?

Mapa de memoria común



Mapa de E/S Independiente (1)

- Dado el siguiente programa que se ejecuta en un sistema con un mapa de E/S independiente.

```
LDA $1000    ACC ← M($1000)
OUT $100     D($100) ← ACC
LDA $2200    ACC ← M($2200)
OUT $101     D($101) ← ACC
IN $0C0      ACC ← D($0C0)
STA $0000    M($0000) ← ACC
IN $0C0      ACC ← D($0C0)
STA $0001    M($0001) ← ACC
```

- ¿Qué instrucciones acceden a memoria?
- ¿Qué instrucciones acceden a dispositivos?

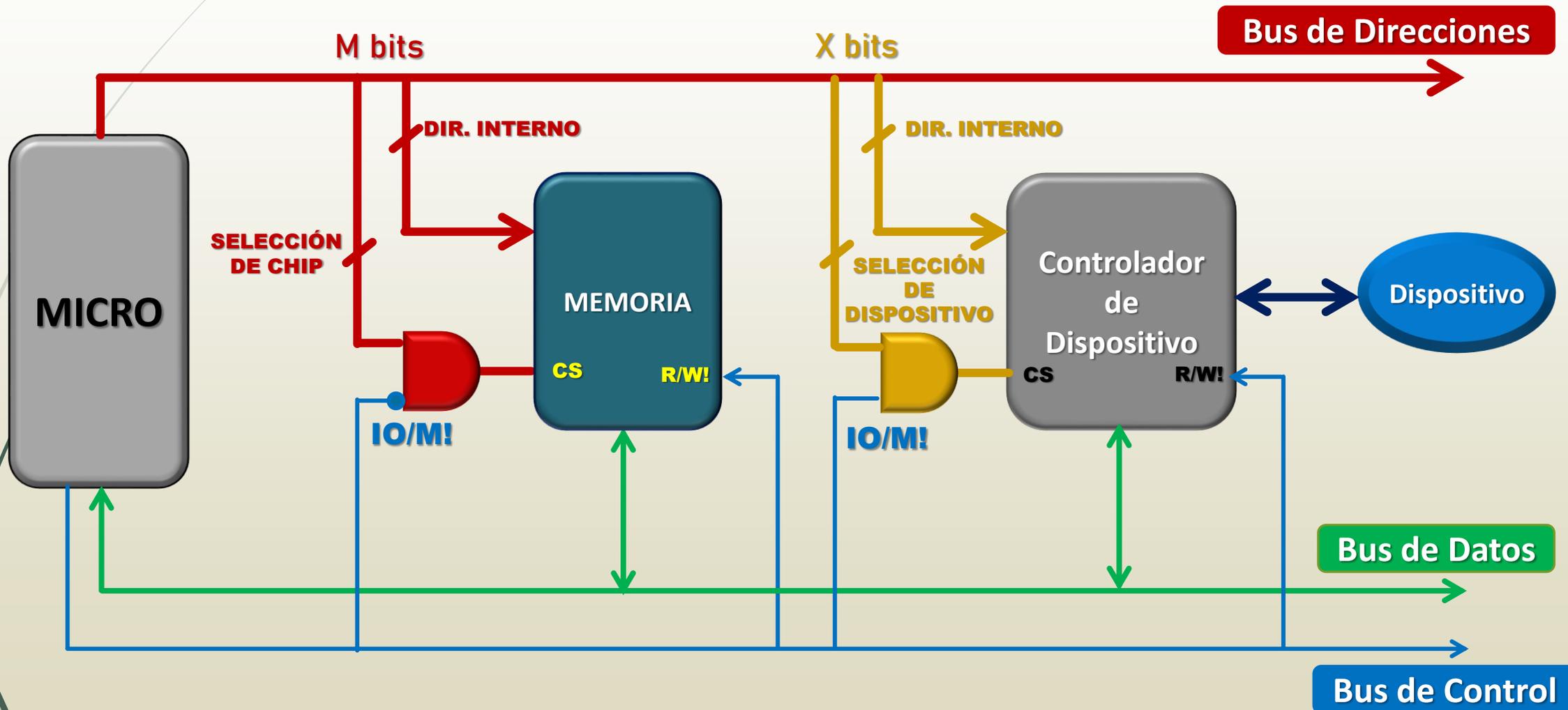
Mapa de Memoria



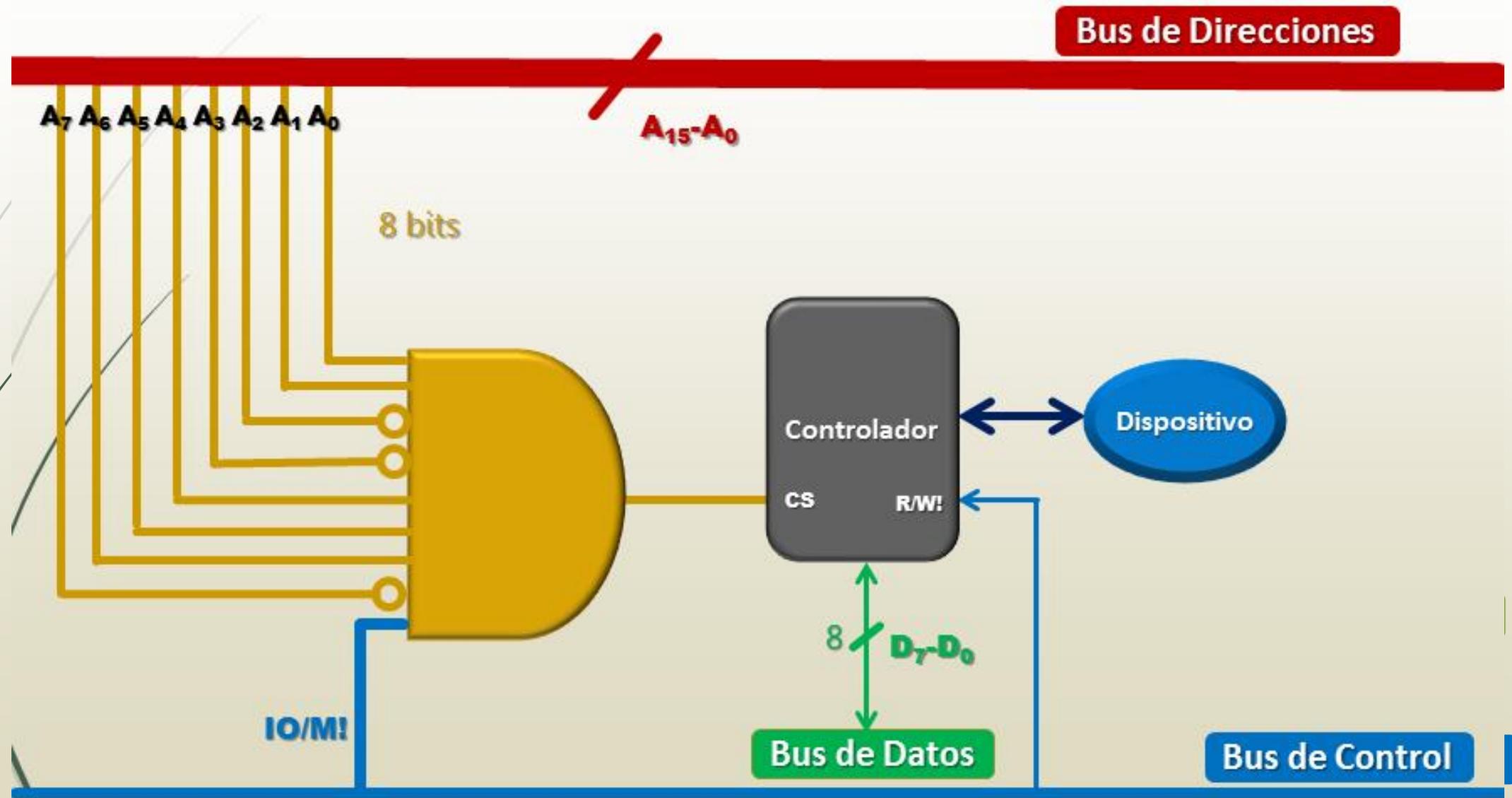
Mapa de E/S



Mapa de E/S Independiente (2)

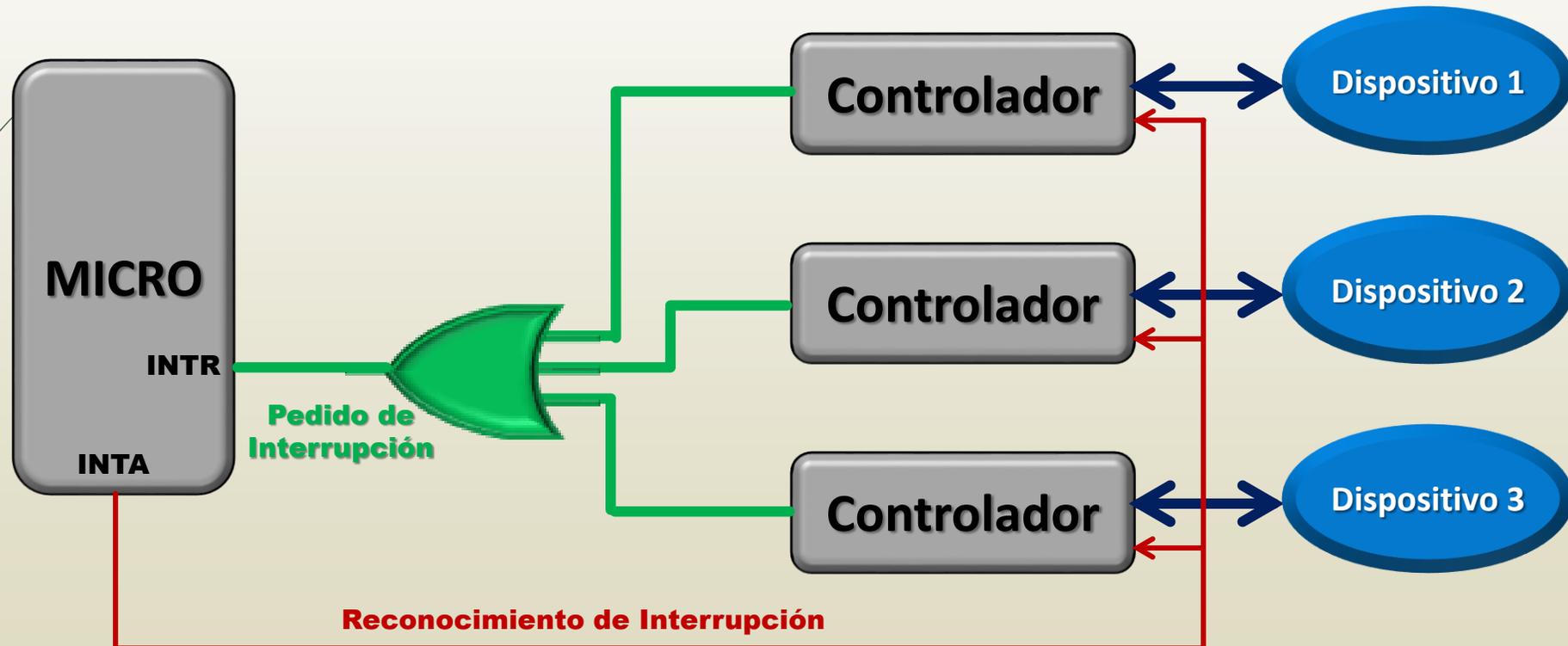


Mapa de E/S Independiente (3)



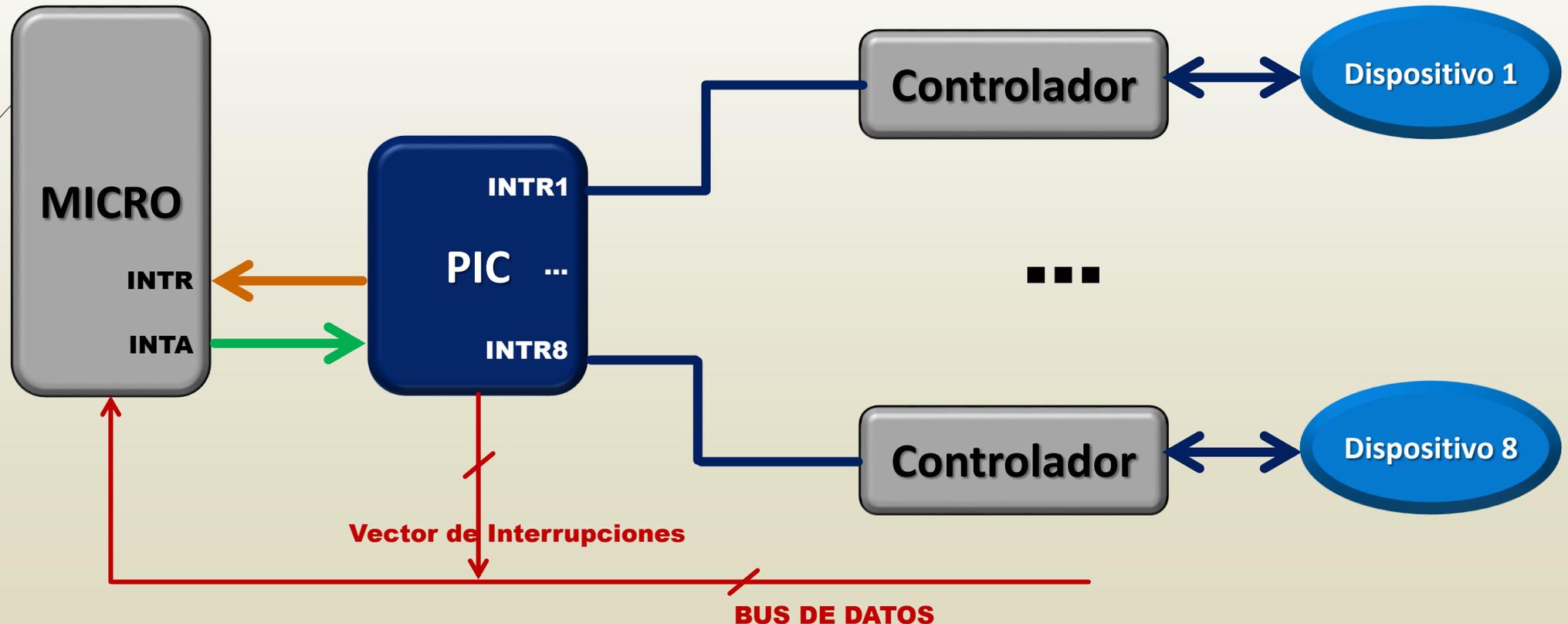
E/S controlada por Interrupciones (1)

- Parte de la operación de E/S es realizada por el controlador de dispositivo en paralelo al trabajo del procesador.



E/S controlada por Interrupciones (2)

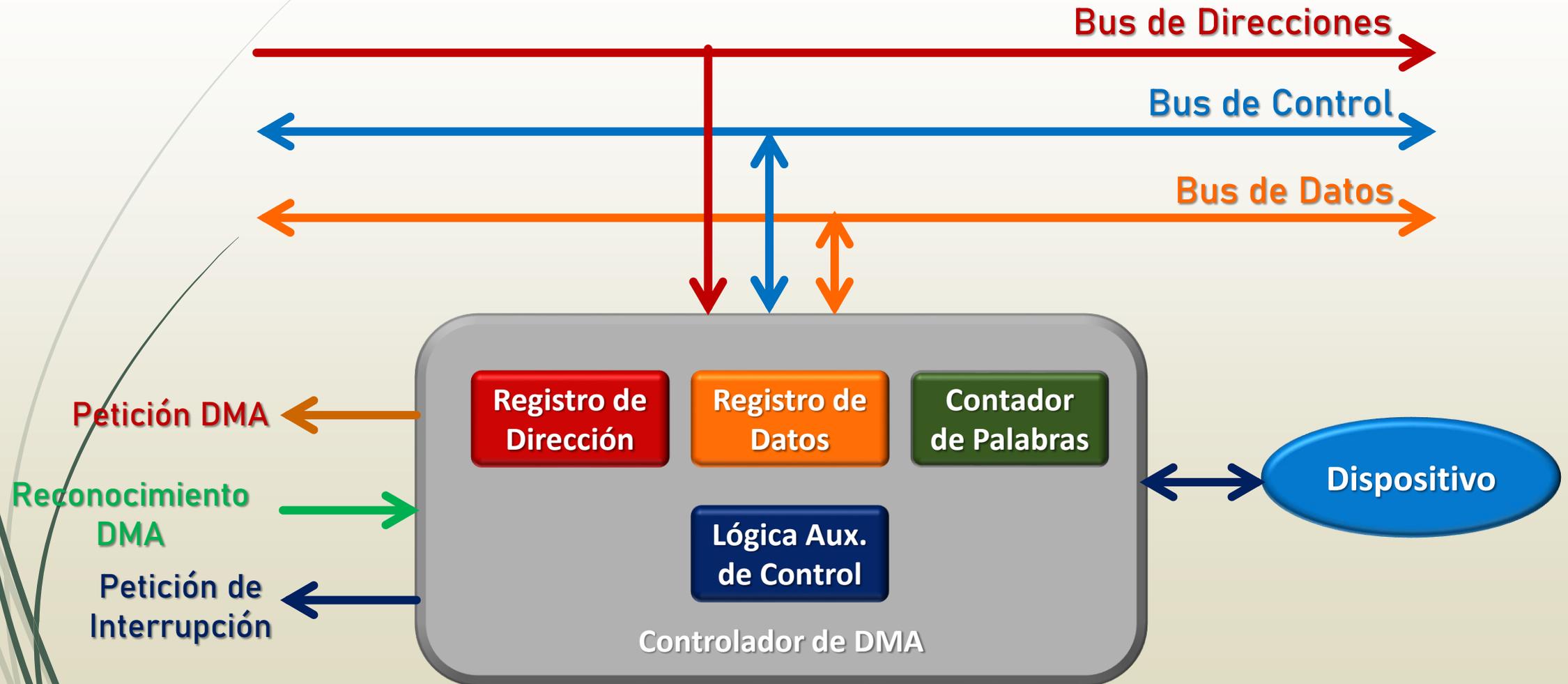
- PIC (Controlador Programable de Interrupciones): Gestiona los pedidos de interrupción de los dispositivos.



Acceso Directo a Memoria

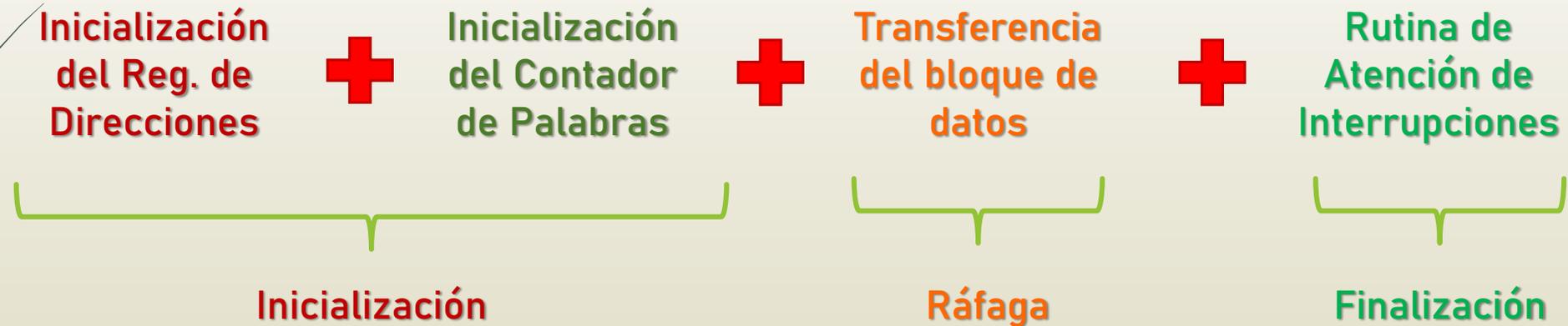
- El acceso directo a memoria o DMA permite transferir datos entre la memoria principal y los dispositivos con mínima intervención del procesador.
- Tipos
 - ✓ **Por ráfagas:** se transfiere un bloque completo, por lo que no libera el control de los buses hasta terminar.
 - ✓ **Por robo de ciclos:** se transfiere una palabra por ciclo de reloj alternando con el procesador.
 - ✓ **DMA transparente:** utiliza los buses en los ciclos que el procesador no lo ocupa.
 - ✓ **Por demanda:** cuando tiene datos para transferir solicita los buses y los libera al completar la transferencia.

Controlador DMA



DMA por Ráfagas

- El acceso directo a memoria o DMA permite transferir datos entre la memoria principal y los dispositivos con mínima intervención del procesador.



DMA por Ráfagas

- Dado un controlador DMA que realiza transferencias a ráfagas entre la memoria y los dispositivos y viceversa calcule el tiempo necesario para transferir un bloque de 1 KB sabiendo que se ocupan $4 \mu\text{s}$ en cargar el contador de palabras, $2 \mu\text{s}$ en establecer la dirección de transferencia y $3 \mu\text{s}$ en atender la interrupción de finalización y que la transferencia de cada byte consume $0,25 \mu\text{s}$.

Inicialización
del Reg. de
Direcciones



Inicialización
del Contador
de Palabras



Transferencia
del bloque de
datos



Rutina de
Atención de
Interrupciones

$2 \mu\text{s}$



$4 \mu\text{s}$



$0,25 \mu\text{s} * 1.024$



$3 \mu\text{s}$

Respuesta: El controlador DMA realizará la transferencia del bloque en $265 \mu\text{s}$.

Procesadores de E/S

