



LABORATORIO DE COMPUTADORAS

TEMA: MICROPROGRAMACIÓN

TP
05

APELLIDO Y NOMBRE:
CARRERA:

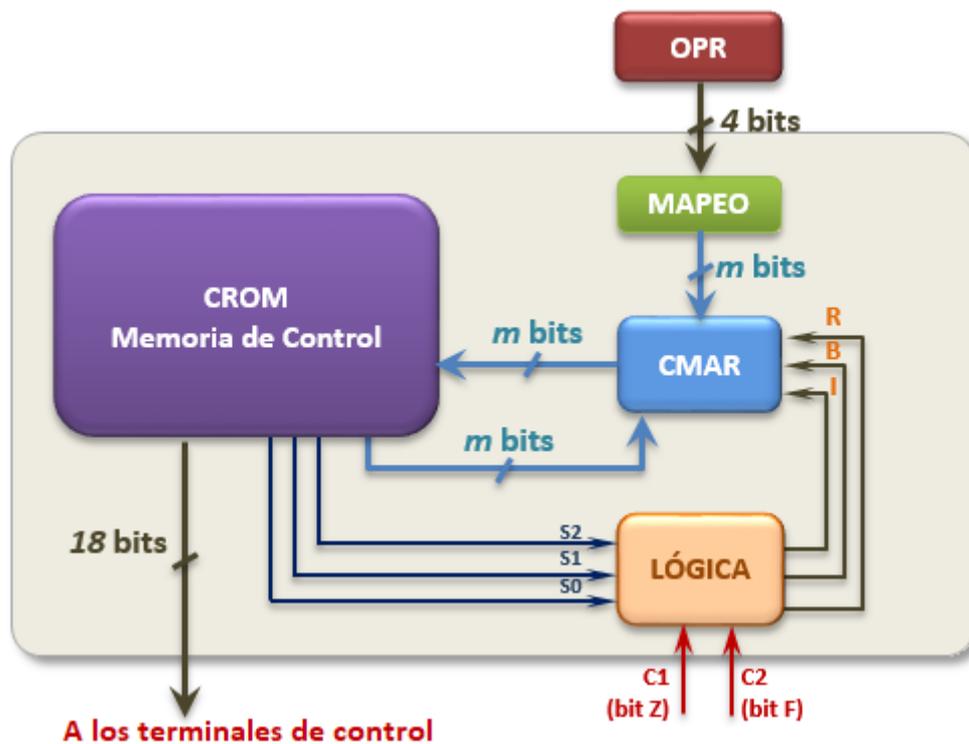
LU:
FECHA:

CONCEPTOS

- A. Describa controladores activados por circuito y por microprograma. Liste ventajas y desventajas.
- B. Explique la función del Registro de Conducción. Investigue el concepto de *Pipeline* en las arquitecturas.
- C. ¿Qué es el Mapeo o Mapping? Ejemplifique.

EJERCICIOS

Dado el siguiente esquema correspondiente a un controlador microprogramado, analice el comportamiento del circuito de Lógica en función de la tabla presentada a continuación:



La siguiente tabla describe el comportamiento del circuito de Lógica:

S ₂	S ₁	S ₀	C ₁	C ₂	B	I	R	
0	0	0	X	X	0	1	0	Incrementa. Ignora los bits de status.
0	0	1	X	X	1	0	0	Bifurca. Ignora los bits de status.
0	1	0	0	X	1	0	0	Responde a C ₁ . Bifurca si C ₁ =0,
0	1	0	1	X	0	1	0	incrementa si C ₁ =1.
0	1	1	X	0	1	0	0	Responde a C ₂ . Bifurca si C ₂ =0,
0	1	1	X	1	0	1	0	incrementa si C ₂ =1.
1	X	X	X	X	0	0	1	Carga rutina

1. Suponiendo que las microoperaciones de la arquitectura están asociadas, como se indica a continuación, a la salida de la CROM



Escriba el ciclo de instrucción y contenido de la Memoria de Control correspondiente a las instrucciones de la Tabla 2, de acuerdo al formato presentado en la Tabla 1:

Tabla 1. Encabezado para la tabla de Contenido de la Memoria de Control.

CMAR	GPR->M	PC+1->PC	GPR(AD)->PC	PC->MAR	GPR(AD)->MAR	GPR(OP)->OPR	M->GPR	ACC->GPR	PC->GPR(AD)	GPR+1->GPR	GPR+ACC->ACC	0->ACC	ROR F,ACC	ROL ACC,F	0->F	FI->F	ACC!->ACC	ACC+1->ACC	0	-	∞	M (hexadecimal)

Tabla 2. Listado de instrucciones.

Nº	Nemotécnico	Modo de Direccionamiento	CROM	Operación
1	LDAF	Implicado	\$98	Acc ← 4F+1
2	SUBAF	Implicado	\$E8	Acc ← Acc-2F
3	ADMF Q	Indirecto	\$C0	M ← M+ACC+F
4	MUL7 Q	Directo	\$F8	M ← 7 M
5	SUBMF Q	Indirecto	\$A0	M ← M-3F
6	DIV16	Directo	\$80	M ← M/16 ₁₀

Suponga que el ciclo de búsqueda se encuentra almacenado a partir de la posición en \$00 de la CROM y que la dirección inicial de los ciclos de ejecución de cada instrucción son los especificados en la Tabla 2.

2. Analice la siguiente tabla, complétela con los valores adecuados y determine:
- Operación realizada
 - Modo de direccionamiento
 - Mapeo (OPCODE \$9, se reservan 16 micropalabras por código de operación, CROM de 512 palabras). Considere las direcciones se completan con 0 como valor de relleno.

Microoperaciones	CMAR	S ₂	S ₁	S ₀	B	I	R	Dir. Bifurcación
PC→MAR	\$100							
M→GPR, PC+1→PC								
GPR(OP)→OPR								
...								
GPR(AD)→MAR								
ACC→GPR								
0→ACC								
ACC+1→ACC								
ROL F ACC								
ROL F ACC								
ROL F ACC								
ROL F ACC								
ACC!→ACC								
ACC+1→ACC								
GPR+ACC→ACC								
M→GPR								
GPR+ACC→ACC								
ROR F ACC								
ROR F ACC								
ACC→GPR								
GPR→M								

3. Escriba los ciclos de búsqueda y de ejecución (y contenido de la Memoria de Control) de las siguientes instrucciones:

Nº	Nemotécnico	Modo de Direccionamiento	CROM	Operación
1	JMP Q	Directo	\$30	Bifurca a la instrucción cuya dirección se almacena en Q.
2	JMPI Q	Indirecto	\$58	Bifurca a la instrucción cuya dirección está almacenada en la dirección de memoria especificada en la instrucción.

Suponga que el ciclo de búsqueda se encuentra almacenado a partir de la dirección \$F8.

4. Dadas las instrucciones, descriptas a continuación, complete la tabla que contiene sus ciclos de instrucción con los valores adecuados. Utilice la tabla del circuito de Lógica presentada en el ítem 1.

Nemotécnico	Modo de Direccionamiento	Operación
ISZ Q	Directo	(“Increment and skip if zero”) Incrementa en uno la posición de memoria especificada y si tras el incremento dicha posición es cero, se salta la siguiente instrucción.
SFZ	Implicado	Se salta la siguiente instrucción si el valor del flip-flop F es 0.

Microoperaciones	CMAR	S ₂	S ₁	S ₀	C ₁	C ₂	B	I	R	Dir. Bifurcación
PC→MAR	\$10									
M→GPR, PC+1→PC										
GPR(OP)→OPR										
...										
GPR(AD)→MAR	\$C0									
M→GPR										
GPR+1→GPR										
GPR→M					/	/	/	/	/	/
PC+1→PC										
...										
NOP	\$E8				/	/	/	/	/	/
PC+1→PC										
...										

5. La siguiente tabla muestra el ciclo de ejecución de una instrucción condicional. Determine el **propósito** de la operación realizada, su modo de **direccionamiento** y complete la tabla considerando que la última microoperación sólo se ejecuta si el bit **F** es 0. Considere que el ciclo de búsqueda empieza en \$E0.

CMAR	Microoperaciones	S ₂	S ₁	S ₀	C ₁	C ₂	B	I	R	BIFURCACIÓN
\$40	GPR(AD)→MAR									
	M→GPR									
	GPR(AD)→MAR									
	M→GPR									
	0→ACC									
	ACC+GPR→ACC									
	ROL F,ACC				/	/	/	/	/	/
	PC+1→PC									

6. Dadas las siguientes instrucciones, escriba los ciclos de ejecución correspondientes e indique los valores de CMAR, S₂, S₁, S₀, C₁, C₂, B, I, R y dirección de bifurcación. Tome como referencia la tabla del circuito de Lógica.

Nemotécnico	Modo de Direccionamiento	Operación
BPS Q	Directo	("Saltar si positivo") Si el contenido del ACC es positivo, entonces bifurca a la instrucción que se encuentra en la dirección Q.
DZA	Implicado	("Decrementar y saltar si ACC es cero") Decrementa el ACC en uno y si el valor del ACC es cero, se salta la siguiente instrucción.
JMI Q	Directo	("Saltar si impar") Si el contenido de la memoria Q es impar, se salta la siguiente instrucción.

7. Complete la siguiente tabla considerando las características del controlador microprogramado y su proceso de mapeo. Tome como referencia la 1° fila de la tabla.

Memoria de Control (Tamaño)	CMAR (m bits)	Registros reservados (p/OPCODE)	Relleno	OPCODE	Dir. Inicial C. de Ejecución (mapeo)	Espacio Libre para bifurcaciones (no usado por mapeo)
256	8	8	1	\$6	\$B0 (10110000)	\$00 – \$7F (00000000 - 01111111)
512		8	1	\$5		
	10	16			\$2E0	
				\$7	\$AE0	
		64		\$3		0000-13FF 1800-1FFF

8. Dada la siguiente instrucción (donde Q es una dirección de memoria):

Nemotécnico	Modo de Direccionamiento	Operación
OP1 Q	Indirecto	$M' \leftarrow ACC-M+8F$

Se pide:

- Escriba el ciclo de instrucción correspondiente, indicando el contenido de cada registro interno de la arquitectura conforme se ejecutan todas las microoperaciones.
- El contenido de la porción de CROM donde se encuentran almacenados los ciclos de búsqueda y ejecución correspondientes. Para ello considere que: 1) la memoria de control tiene 256 palabras, 2) el ciclo de búsqueda se inicia en la dirección \$FC, 3) el código de operación de la instrucción es \$5 y 4) por cada OPCODE sólo se reservan 8 registros de la memoria de control. Además indique el mapeo para las instrucciones de la arquitectura. Suponga que el valor de relleno es 0.
- Condiciones iniciales: PC=\$22, M(\$22)=\$571, M(\$71)=\$12, M(\$12)=\$00B, ACC=\$029, F=\$1.

Nota: Indique las consideraciones que tuvo en cuenta para la resolución de los ejercicios, si son necesarias.

9. Para la siguiente instrucción (donde Q es una dirección de memoria):

Nemotécnico	Modo de Direccionamiento	Operación
OP2 Q	Directo	$M \leftarrow M/8+ACC-F$

Se pide:

- Escriba el ciclo de instrucción correspondiente, indicando el contenido de cada registro interno de la arquitectura conforme se ejecutan todas las microoperaciones.
- El contenido de la porción de CROM donde se encuentran almacenados los ciclos de búsqueda y ejecución correspondientes. Para ello considere que 1) la memoria de control tiene 1024 palabras, 2) el ciclo de búsqueda se inicia en la dirección \$200, 3) el código de operación de la instrucción es \$1 y 4) por cada OPCODE sólo se reservan 16 registros de la memoria de control. Además indique el mapeo para las instrucciones de la arquitectura. Suponga que el valor de relleno es 1.
- Condiciones iniciales: PC=\$F2, M(\$F2)=\$145, M(\$45)=\$023, Acc=\$007, F=\$1.

Nota: Indique las consideraciones que tuvo en cuenta para la resolución de los ejercicios, si son necesarias.

10. Dadas las siguientes instrucciones indique el estado de las líneas de mando ($18 + 3 + N$) y de las líneas de selección de carga (R, B e I) para sus ciclos de instrucción.

Nº	Nemotécnico	Modo de Direccionamiento	Operación
1	OP1 Q	Directo	$M' \leftarrow 2Acc + 3M - 5F$
2	OP2	Implicado	$Acc' \leftarrow 3Acc / 4 + F$

Suponga que la primera microinstrucción del ciclo de búsqueda se encuentra almacenada en $\$030$ de la CROM; que la primera microinstrucción del ciclo de ejecución de OP1 Q se encuentra almacenada en $\$158$ de la CROM y que la primera microinstrucción del ciclo de ejecución de OP2 se encuentra almacenada en $\$170$ de la CROM. La asignación de las microoperaciones de las 18 líneas de control debe realizarse conforme a lo especificado en el ítem 2. Considerando una CROM de 512 palabras y que por cada OP CODE sólo se reservan 8 registros de la memoria de control, determine:

- Mapeo utilizado
- Rango de direcciones accedidas por mapeo
- Rango de direcciones libres (no accedidas por mapeo)

