

### 1. Responda:

- ¿Cuál es la función de la Unidad de E/S (Entrada Salida) dentro de la arquitectura de la computadora? Dibuje dicha arquitectura.
- ¿Qué es un periférico? Ejemplifique periférico de entrada, periférico de salida y periférico de E/S.
- ¿Puede decir que la Unidad de E/S es una memoria especial?
- ¿Qué es un controlador de E/S? ¿Cuáles son sus funciones específicas? Dibuje el esquema de la estructura interna de un controlador.
- ¿A qué se denomina Mapa de Memoria Común y Mapa de E/S Independiente? ¿Cuál es la finalidad de la línea IO/M!?
- Mientras menos implicación tenga el  $\mu p$  en la operación de E/S, mayor grado de solapamiento o simultaneidad se puede conseguir entre el trabajo del procesador y el de E/S. Describa las técnicas que se usan para realizar las operaciones de E/S, que se listan a continuación, luego ordénelas de menor a mayor según el grado de independencia respecto del  $\mu p$ : ACCESO DIRECTO A MEMORIA (DMA), E/S CONTROLADAS POR PROGRAMA, PROCESADOR DE E/S ESPECIALIZADO, E/S CONTROLADAS POR INTERRUPCIONES
- ¿Cuál es la función de las instrucciones IN y OUT?
- En la estructura interna de un controlador DMA (CDMA) se dispone de los siguientes registros: Registro de dirección, Contador de palabras, Registro de Datos y Lógica auxiliar de control. Describa cada uno de ellos.
- Existen distintos modos de realizar un DMA según la estrategia de control sobre los buses del sistema que posea el CDMA ¿Cuáles son los modos de transferencia DMA?

### 2. Analice las siguientes situaciones:

- Una computadora destina 8 ms a desarrollar el trabajo propio del procesador y 12 ms al proceso de E/S que conlleva; además se sabe que no existe solapamiento entre ambos trabajos, puesto que las tareas de E/S son totalmente dependientes del procesador ¿Cuánto tiempo implica la carga de trabajo de la máquina?
- Para mejorar los tiempos se incorpora a la computadora del ítem a) una técnica de E/S con la que se logra solapar el 25% del trabajo del procesador con el de las operaciones de E/S ¿Mejora la velocidad? ¿Cuánto tiempo lleva el trabajo de la máquina?
- Por último se mejora la velocidad del procesador reduciendo el tiempo de procesamiento a la mitad y se mantienen invariables las características operativas de la Unidad de E/S ¿Cuál es el tiempo necesario para desarrollar ambas tareas?

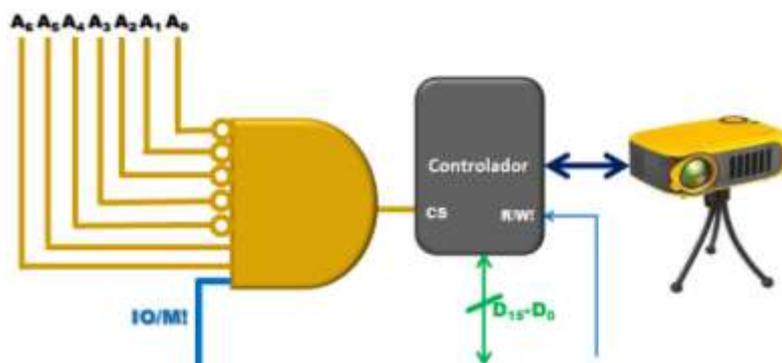
### 3. Dado un sistema anfitrión con un bus de direcciones de 20 líneas, una memoria RAM de 768 KB (ubicada a partir de la dirección inicial del mapa) y una memoria ROM de 65.536 palabras, y considerando que se dispone de un único espacio de direcciones para dispositivos de E/S, instrucciones y datos:

- ¿Cuál es el espacio de direcciones que puede utilizarse para periféricos?
- ¿Cuál es el número máximo de periféricos que pueden conectarse, suponiendo que cada uno ocupa 2048 posiciones?
- ¿Cuál es el número máximo de periféricos que pueden conectarse, suponiendo que cada uno ocupa 4096 direcciones?

### 4. Describa el comportamiento de las siguientes instrucciones extraídas al azar de un programa que, entre otras tareas, controla diversas entradas y salidas de datos. El programa se ejecuta en un sistema que tiene 16 líneas de direccionamiento y 8 de datos, donde el mapa de direcciones se organiza de la siguiente forma: la primera mitad del mapa almacena los datos de las aplicaciones, 1/4 de la segunda mitad se destina a las instrucciones de los programas y el espacio de direcciones restante será utilizado para operaciones de E/S:

- |                |                |                 |                  |
|----------------|----------------|-----------------|------------------|
| a) LDAA \$3000 | b) STAA \$A100 | c) MOV \$BC00,B | d) MOV A, \$F000 |
| e) LDAB \$5200 | f) STAB \$8CFF | g) LDAA \$9000  | h) LDAA \$B000   |

5. Dibuje el esquema de conexión de un sistema con 16 líneas en el AB, 8 bits de DB y un Mapa de E/S Independiente de 2 KB reservado para los controladores de periféricos del sistema. Suponiendo que un controlador tiene un registro de datos en la posición \$600 y un registro de estado en \$601. Indique las instrucciones necesarias para:
- Copiar el contenido de los registros de datos y de estado del controlador al inicio del mapa de direcciones.
  - Copiar el contenido de la dirección \$1AD8 al registro de estado del controlador.
  - Copiar el contenido del registro de datos del controlador al registro acumulador del procesador.
  - Reemplazar el contenido de los registros de datos y estado del controlador por el contenido de la dirección \$5000 y \$5001, respectivamente.
  - Intercambiar el contenido de los registros de dato y estado.
6. Dado un sistema con un bus de direcciones de 20 líneas y un bus de datos de 16 bits, al que se conecta un controlador de periféricos correspondiente a un proyector, dibuje el mapa de direcciones y mapa de E/S del sistema e indique la dirección asociada al dispositivo.

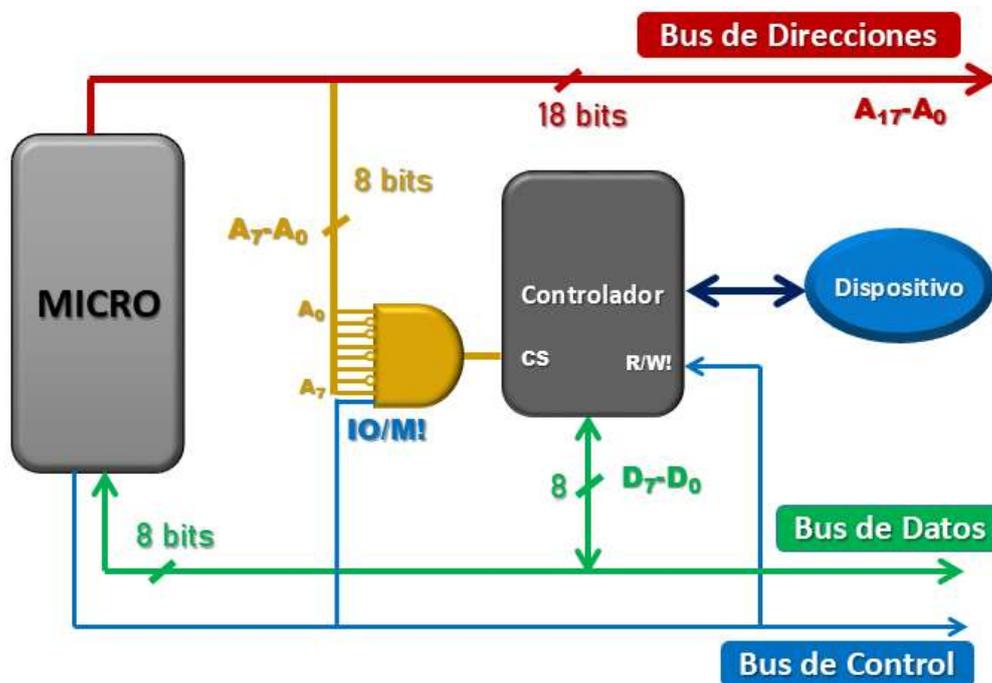


7. Dado un sistema que utiliza un Mapa de Direcciones Independiente:
- Dibuje la estructura y capacidad de direccionamiento de los Mapas de Memoria y de E/S, sabiendo que el primero se direcciona con 19 líneas del bus de direcciones y el mapa de E/S solamente las 12 líneas menos significativas.
  - Modifique el esquema anterior de modo que la E/S se realice utilizando un mapa de memoria común. Considere que la E/S ocupará la parte final del mapa de direcciones. ¿Cuál es el espacio en el que se pueden almacenar datos e instrucciones? y ¿cuál es el espacio de E/S? Indique direcciones de inicio y fin.
8. Dado un sistema, con un bus de direcciones de 17 líneas y un bus de datos de 8 bits, con un controlador de periféricos que tiene un registro de estado en la dirección \$5EE y un registro de datos en la dirección \$5DD del Mapa de E/S:
- Realice el esquema de conexión correspondiente
  - Escriba las instrucciones necesarias para copiar al dispositivo los valores almacenados en las direcciones \$01000, \$0100A, \$11000 y \$1100A. Suponga que al iniciar el proceso de copia debe almacenarse el contenido de la dirección \$00000 en el registro de estado del dispositivo y que al finalizar debe guardarse el contenido de la posición \$000FF en dicho registro.
9. Dado un procesador que cuenta con los terminales INTR (atención a interrupción) e INTA (reconocimiento de interrupción) y suponiendo que éste atiende 5 controladores de dispositivos (E/S controlada por interrupción) diseñe el esquema de conexión correspondiente. Al realizar el esquema considere:
- Sólo puede utilizar compuertas simples (lógica combinacional)
  - Se cuenta con circuitos PIC (Controlador Programable de Interrupciones. Un PIC atiende las peticiones y asignaciones de interrupción de varios controladores de periféricos diferentes. Suponemos que atiende a 8 controladores). ¿Cómo se modificaría el esquema de conexión del ítem a)?
  - ¿Qué ocurre si deben conectarse un total de 18 periféricos?
10. Dado un sistema que cuenta con un controlador DMA que realiza transferencias a ráfagas entre la memoria y los dispositivos y viceversa:

- Calcule el tiempo requerido para transmitir 1 bloque de 512 registros sabiendo que el procesador tarda  $5 \mu\text{s}$  en cargar el Registro de Direcciones,  $3 \mu\text{s}$  en cargar el Contador de Palabras y  $2 \mu\text{s}$  en atender la interrupción que se produce al finalizar la transmisión. Considere que cada byte tarda en enviarse  $1,5 \mu\text{s}$ .
- Calcule el tiempo requerido para transmitir 100 bloques de datos sabiendo que, por cada bloque, el procesador demora  $11 \mu\text{s}$  en programar la transferencia y  $8 \mu\text{s}$  en atender la interrupción de finalización. Considere que se transmiten bloques de 1 KB y que cada byte tarda  $2,5 \mu\text{s}$  en enviarse.
- Dado un sistema que cuenta con un controlador DMA que realiza transferencias a ráfagas entre la memoria y los dispositivos y viceversa, el procesador tarda  $2 \mu\text{s}$  en cargar el Registro de Direcciones,  $2 \mu\text{s}$  en cargar el Contador de Palabras,  $3 \mu\text{s}$  en atender la interrupción que se produce al finalizar la transmisión,  $0,05 \mu\text{s}$  en transmitir 1 byte y el bloque es de  $\frac{1}{2}$  KB. Calcule cuántos bloques se transfirieron sabiendo que el tiempo de transferencia es de  $326 \mu\text{s}$ .

## PROBLEMAS PROPUESTOS

- Ordene las técnicas que se usan para realizar las operaciones de E/S, de menor a mayor según el grado de independencia respecto del  $\mu\text{p}$ .
- Dado el siguiente esquema, ¿cuáles de las siguientes afirmaciones son correctas?



- la dirección del dispositivo es  $\$A9$
  - la dirección del dispositivo es  $\$56$
  - el esquema corresponde a un mapa de memoria común
  - el esquema corresponde a un mapa de E/S independiente
  - si cada dispositivo tiene un registro de datos y uno de estado, podrán instalarse 128 dispositivos
  - el rango de direcciones de dispositivos va de  $\$00$  a  $\$FF$
  - el rango de direcciones de memoria va de  $\$0000$  a  $\$FFFF$
  - las instrucciones IN y OUT no son válidas para este esquema
- Dado un sistema que utiliza un Mapa de Direcciones Independiente
    - Dibuje la estructura y capacidad de direccionamiento de los Mapas de Memoria y de E/S, sabiendo que el primero se direcciona con 20 líneas y el de E/S solamente con las 8 líneas del AB.
    - Escriba las instrucciones necesarias para transferir al dispositivo los valores almacenados en las 3 primeras posiciones del mapa de direcciones.
  - Dado un sistema que cuenta con un AB de 12 líneas y un DB de 8 líneas dibuje el esquema de distribución de un Mapa de Memoria Común considerando que los primeros 2 KB estarán destinados a instrucciones, el siguiente 1 KB contendrá datos y el resto del mapa se destinará a E/S. Además determine el propósito de las siguientes instrucciones:

MOV \$E77, A  
 MOV A, \$940  
 MOV \$E77, A  
 MOV A, \$941  
 MOV \$E77, A  
 MOV A, \$942  
 MOV \$E77, A  
 MOV A, \$943

15. Considerando el comportamiento de un controlador DMA complete la siguiente tabla:

Carga del Reg. de Direcciones	Carga del Contador de Palabras	Rutina de Interrupción	Tiempo de transf. de 1 byte	Tamaño de Bloque (bytes)	Cantidad de bloques	Tiempo de transferencia por Bloque	Tiempo total de transferencia
5	5	4	0,69		12	36,08	
7	4		1,72	128	11	238,16	
13	3	4	0,92	8192			68009,76
11	10	7		2048	20	3919,2	
6		2	1	64	15		1140

