



TÉCNICAS Y ESTRUCTURAS DIGITALES

Consulta – 3° parcial

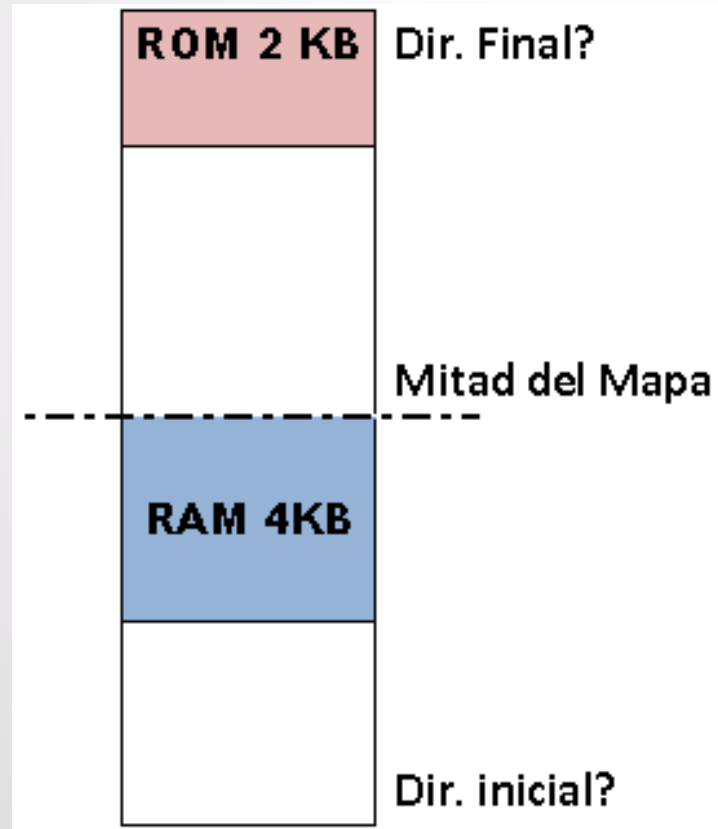
EJERCICIO: MEMORIAS

- ▶ Realice el diseño interno de una memoria SRAM 2x4. Considere que el circuito recibe 2 señales de selección de chip (CS1! y CS2).
- ▶ Construya una memoria SRAM 32 KBx8 a partir de bloques SRAM 16 KBx4. Indique las conexiones necesarias.

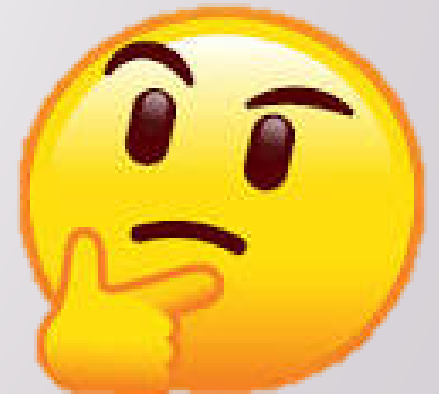


EJERCICIO: POSICIONAMIENTO

- ▶ Dado un sistema que puede direccionar 16.384 registros, y leer/escribir 16 bits al acceder memoria, instale en él una memoria RAM de 4 KB y una memoria ROM de 2 KB según se indica en el siguiente mapa de direcciones



- Utilice bloques de 4 KBx8 (CS) para configurar la RAM y bloques 2KBx16 (CS1,CS2!) para configurar la ROM
- Determine las direcciones iniciales y finales del mapa y de cada bloque
- Realice el esquema de conexión correspondiente



EJERCICIO: MEMORIA VIRTUAL

- ▶ Dado un sistema de memoria virtual paginada determine, para la siguiente traza de páginas, la cantidad de fallos al aplicar los algoritmos de reemplazo FIFO y LRU. ¿Con cuál de ellos obtuvo mejores resultados?

M\P	\$7	\$C	\$2	\$2	\$E	\$E	\$B	\$4	\$2	\$C	\$E	\$7	\$B	\$B	\$C
\$C															
\$D															
\$E															
\$F															



EJERCICIO: MEMORIA VIRTUAL

- ▶ En un sistema de memoria virtual paginada con una memoria principal de 32 KB, una memoria secundaria con 512 páginas, y marcos de 2 KB, se ejecuta un programa que genera las siguientes direcciones: \$30456, \$2FFFF, \$2F100, \$31200, \$30500. Al finalizar el programa, las páginas que contienen las dichas direcciones, quedan alojadas en los marcos \$A, \$B, \$C, \$D, \$E, respectivamente.
 - Determine tamaño de la página y de la memoria virtual y cantidad de marcos.
 - Complete la tabla de páginas siguiente:

Nº Página	Nº Marco



EJERCICIO: MEMORIA CACHÉ

- ▶ Dados los sistemas S1 y S2, cuyas características se indican en la siguiente tabla, determine:
 - ¿Cuál de los sistemas hace un uso más eficiente de la caché?
 - Tiempo de acceso medio de cada sistema e índice de mejora considerando que la probabilidad de presencias de S1 y S2 es del 96%. TMP y TC no se modifican.

Sistema	T_{MP}	T_C	Prob. Presencias
S1	420	50	90%
S2	700	330	80%



- ▶ Dado un sistema cuya memoria principal tiene un tiempo de acceso $T_{MP}=850\text{nseg}$, se desea evaluar 2 alternativas de implementación de memoria caché. La primera tiene un tiempo de acceso de 50nseg , con una tasa de ausencias de 0,04; mientras que la segunda tiene un tiempo de acceso de 100nseg , con una tasa de ausencias de 0,08. ¿Cuál de las alternativas resulta más conveniente? ¿Por qué?

EJERCICIO: MEDIDAS DE RENDIMIENTO

- ▶ Una computadora, que opera a 800 MHz, es capaz de ejecutar un programa de $128,4 \times 10^6$ instrucciones en 6,1 segundos. Además se sabe que el programa ejecutado está compuesto por $48,4 \times 10^6$ instrucciones con un CPI igual 3,1; 53×10^6 instrucciones con un CPI igual 7 y 37×10^6 instrucciones con un CPI igual 6,6.

Considerando esto, determine:

- CPI promedio del sistema y cantidad de ciclos ocupados al ejecutar el programa.
- ¿Cuántas instrucciones se procesan por segundo?
- ¿Cuánto tiempo tardará en ejecutar un programa de $48,9 \times 10^6$ instrucciones?

